

令和 6 年度研究開発成果概要書

採 択 番 号 00801
研究開発課題名 継続的進化を可能とする B5G IoT SoC 及び
IoT ソリューション構築プラットフォームの研究開発

(1) 研究開発の目的

継続的な進化に対応可能な、カスタマイズ性の高い B5G IoT 端末向け SoC の研究開発を行い、端末と基地局を総合して機能改変を行う事が出来る開発環境として、B5G SDR-PF (B5G Software Defined Radio-Platform) を構築する。

ベースバンド処理 SoC、60GHz 帯ミリ波対応の CMOS RF チップのチップセットを国内設計で開発し、B5G IoT に必要なセキュリティの高度化と低消費電力化をマイクロコントローラ・ベースの SoC で実現する事で、国際競争力の高い B5G IoT 端末の実用化フェーズに繋げる。

(2) 研究開発期間

令和 3 年度から令和 7 年度 (5 年間)

(3) 受託者

シャープ株式会社<代表研究者>
シャープセミコンダクターイノベーション株式会社
国立大学法人東京大学
国立大学法人東京科学大学
日本無線株式会社

(4) 研究開発予算 (契約額)

令和 3 年度から令和 6 年度までの総額 8,064 百万円 (令和 6 年度 1,719 百万円)
※百万円未満切り上げ

(5) 研究開発項目と担当

研究開発項目 1 究極のカスタマイズ性を実現する B5G IoT 向け B5G SDR-PF の研究開発

研究開発項目 1-a)

B5G IoT SoC 向け B5G SDR-PF の構築 (東京大学)

研究開発項目 1-b)

B5G IoT SoC 向け B5G SDR-PF のソフトウェアアーキテクチャの研究開発
(シャープセミコンダクターイノベーション株式会社)

研究開発項目 1-c)

DSP ソフトウェア無線の L1 層ソフトウェア研究開発 (日本無線株式会社)

研究開発項目 2 国産 B5G IoT SoC の研究開発

研究開発項目 2-a)

マイクロコントローラ・ベースの B5G IoT SoC の研究開発
(シャープセミコンダクターイノベーション株式会社)

研究開発項目 3 B5G IoT SoC のセキュリティ向上の研究開発

研究開発項目 3-a)

B5G IoT SoC のローカル B5G 新機能
(カスタムセキュリティ高度化 と低消費電力化)の研究開発 (東京大学)

研究開発項目 3-b)

B5G IoT SoC のハードウェアセキュリティ高度化とカスタムセキュリティ実装の研究開発 (シャープセミコンダクターイノベーション株式会社)

研究開発項目 4 B5G IoT SoC 向け RF 技術の研究開発

研究開発項目 4-a)

ミリ波帯 IC/アンテナ/パッケージ一体設計技術の研究開発 (シャープ株式会社)

研究開発項目 4-b)

ミリ波帯省面積低消費電力フェーズドアレイ IC の研究開発 (東京科学大学)

(6) 特許出願、外部発表等

		累計 (件)	当該年度 (件)
特許出願	国内出願	21	8
	外国出願	14	7
外部発表等	研究論文	9	5
	その他研究発表	131	44
	標準化提案・採択	0	0
	プレスリリース・報道	7	4
	展示会	9	5
	受賞・表彰	0	0

(7) 具体的な実施内容と成果

研究開発項目 1 究極のカスタマイズ性を実現する B5G IoT 向け B5G SDR-PF の研究開発
研究開発項目 1-a)

B5G IoT SoC 向け B5G SDR-PF の構築 (東京大学)

①継続進化可能な SDR ボードシステム (B5G SDR-PF) の構築と②継続進化可能な SDR 開発環境 (テストベッド) 構築と新通信機能検証を継続して実施した。

①として、新たに設計したカスタマイズ SDR ボードの試作および検証を実施し、その検証を通して SDR ボードの改良に向けた設計検討を進めた。また、新たな RFFE モジュール試作に向けた設計・開発を実施し、動作確認まで完了した。

②として、昨年度試作した改良版である M.2 タイプの超小型 SDR ボードを利用した超小型基地局試作を実施し、屋外対応化に向けた構造設計を開始した。また、試作した上記小型基地局と SSIC 様開発チップを搭載した UE との接続検証を行い、Ping による疎通確認が完了した。さらに、OAI テストベッド上での提案する FPGA オフローディング方式による LDPC・Polar 符号化の高速化および省電力化方式の検討を進めた。

研究開発項目 3 との課題間連携として、他のウェアラブルセンサの 5G 伝送に向け、BLE モジュールの仕様調査、5G 伝送に向けた検証用プログラムの実装を進めた。

研究開発項目 1-b)

B5G IoT SoC 向け B5G SDR-PF のソフトウェアアーキテクチャの研究開発
(シャープセミコンダクターイノベーション株式会社)

B5G IoT SoC 向けに最適化した端末用のソフトウェアの研究開発を進めている。独自設計したソフトウェアの実証と普及に向けての研究開発、検証を実施した。

実証実験に向けて SDR-PF 上で動作するソフトウェアの接続性向上を実施した。OSS の基地局から始め、基地局シミュレータである Callbox Advanced や Keysight UXM、O-RAN 対応の RU との接続検証を実施した。

5G ベースバンド処理だけでなく外付けのアンプやフィルタを 1st テストチップより制御するようソフト実装した。これによりパワー制御が可能となり、シールドボックス内にお

いて無線で OSS 基地局との接続が可能となった。さらに、パワー制御可能な ASUKA-SDRPF-BOX は、テストハウスである DSPR 社で技術適合試験を実施し証明書を取得した。

技術適合証明書を取得したシステムでの処理性能の見積もり実施した。実機で全体の処理時間と各レイヤーでかかる処理時間について測定可能な仕組みを実装した。これにより現状のソフトウェア制御では MAC レイヤーの消費時間が他のレイヤーに比べ大きく改善検討が必要な事が判明した。

実証実験に向けて基地局シミュレータや研究開発項目 1-a) との接続検証を実施した。接続検証では Ping 疎通検証を実施し、ユーザーデータのやり取りが可能な状態となっている。さらに実証実験に向けた新規機能の追加として、プロトコルのペイロードに MetaData を載せてカスタマイズを可能とする仕組みを実装した。プロトコル外の処理として、端末の PDU 生成の時刻データをペイロードに加え、基地局側でデコード可能な事を確認した。これにより研究開発項目 1-a) と組み合わせる事によりカスタマイズ可能な環境を構築できた。

作成した SDR-PF を用いてユーザがカスタマイズ実施するための SDK 環境の仕様作成を実施した。

研究開発項目 1-c)

DSP ソフトウェア無線の L1 層ソフトウェア研究開発 (日本無線株式会社)

B5G IoT SoC (1st チップ) 搭載評価ボード (SSIC 社製) に各種ハードウェアアクセラレータ処理、パイプライン処理、マルチタスク処理に対応した L1 ソフトウェアおよび L2/L3 インターフェイスソフトウェア、RF インターフェイスソフトウェアを実装し、総合的な所望機能、性能および基地局プラットフォームとの接続性を検証した。

オープンソースコードソフトウェア (OAI) を活用した基地局との接続評価を実施し、同期確立、安定なデータ通信、所望性能が得られることを検証した。

B5G IoT SoC アーキテクチャに最適な 2x2 MIMO を実装した。CSI-RS おける DL チャネルの受信品質を示す CQI (Channel Quality Indicator) の算出は、ニューラルネットワークを活用した。

各処理の最適化による演算速度向上や、性能向上 (周波数補正、タイミングトラッキング等) を実施した。

研究開発項目 2 国産 B5G IoT SoC の研究開発

研究開発項目 2-a)

マイクロコントローラ・ベースの B5G IoT SoC の研究開発

(シャープセミコンダクターイノベーション株式会社)

B5G IoT SoC の 2nd チップ開発及び実証実験を目的とした無線端末の開発を通じて、マイクロコントローラ・ベースの B5G IoT SoC の研究開発を行った。

5G/6G 無線処理における AI/ML 応用に向けて、NPU (ニューラルネットワークプロセッサ) を搭載した B5G IoT SoC 2nd チップの仕様設計、RTL 設計、機能検証、回路合成を完了し、レイアウト設計を開始した (25 年度 6 月テープアウト予定)。

2nd チップの仕様検討にあたり、PCIe 接続によるデータ転送レイテンシなどの性能評価が必要であり、B5G IoT SoC と Polar エンコーダ回路実装 FPGA を用いて PCIe インターフェイスで接続した機能拡張システムに対し、性能評価、最適化を行い、来年度に計画している 2nd チップと接続する際の知見を得た。

23 年度に試作した B5G IoT SoC を搭載した SISO 対応の ASUKA-SDRPF-BOX を作成し、研究開発項目 1 及び 3 での 5G UE ソフトウェア開発、物理層鍵共有実装の研究開発に利用している。さらに送信/受信 RF モジュールを追加した MIMO 対応版も作成し、研究開発項目 1 での MIMO 対応 UE ソフトウェア開発にて使用されている。またこれら SISO 及び MIMO 機は n79 バンドのみ対応のため、n79 以外の周波数に対応し、FDD 通信やキャリアアグリゲーションにも対応可能な Multiband 基板を作成した。

SISO 対応 SDRPF-BOX については、技適試験申請に向けて社内事前評価を行い電波の質に問題ない事を確認。また Docomo 5G (n79)電波を受信して SSB の MIB デコードできることを確認。これらの無線評価結果から、Tx のハード(B5G IoT SoC, TxRFFE)・ソフトは技適により、また Rx のハード(B5G IoT SoC, RxRFFE)・ソフトは電波受信により機能・性能検証を行い、SDR PF の中核である BB チップ及び 5G ソフトウェアの研究開発を推進した。

研究開発項目 4-a)で開発されたミリ波アンテナモジュール(28GHz)との接続実験を実施した。FR2(SCS=60KHz/120KHz, BW=100MHz)のデータを用い、送受信できていることが検証できた。その際のコンスターレーションは左図で EVM も 3GPP の仕様(16QAM 時 12.5%以下)を満たしている。

研究開発項目3 B5G IoT SoC のセキュリティ向上の研究開発

研究開発項目 3-a)

B5G IoT SoC のローカル B5G 新機能

(カスタムセキュリティ高度化 と低消費電力化)の研究開発 (東京大学)

伝搬路に基づく鍵共有において、グループ端末間での効率的な鍵共有への展開を目指し、NOMA を用いたグループ鍵共有アルゴリズムを提案し、理論解析・数値シミュレーションを通しその基礎的な有効性の検証を行った。

全身型テキスタイルにおいて、伸縮性シールド配線技術を初めて確立することで、全身からの筋電・心電を取得後、計測部までの配線におけるノイズの混入を最小化することに成功し、追加の増幅・計測回路での消費電力を減らしつつ、全身の生体信号を外部のノイズ源がある中で高精度で計測できるスマートテキスタイルを開発した。

研究開発項目 3-b)

B5G IoT SoC のハードウェアセキュリティ高度化とカスタムセキュリティ実装の

研究開発 (シャープセミコンダクターイノベーション株式会社)

カスタムセキュリティ実装では、B5G IoT SoC を用いた物理層鍵共有実験に取り組んだ。セキュリティ高度化については、攻撃対策回路、各種センサーによる耐タンパ性の向上を確認した。

B5G IoT SoC の DSP を用いたカスタムセキュリティ実験環境を立ち上げた。B5G IoT SoC 同士で通信し、鍵生成実験を行った。

耐タンパ AES (2024 年度特許出願) を FPGA に実装し、電磁波解析攻撃を行うことで、B5G IoT SoC に実装した Anti-DPA 回路よりも耐タンパ性が向上することを確認した。さらに、耐タンパ AES を実チップ上で評価するために 2nd チップへ実装した。

B5G IoT SoC の裏面から近赤外線 (NIR) レーザー照射による故障注入攻撃を行うことで、その脅威を検証した。一方で、光センサーを含むセンサーによる攻撃時のリセットを確認したことで、B5G IoT SoC に実装した各センサーによる防御システムの有効性を確認した。

また、B5G IoT SoC に実装した PUF (2023 年度特許出願) において、ヘルパーデータをを用いることで出力のエラー率が 1 ppm 未満となることを確認した。

B5G IoT SoC に実装したセキュリティ機能を利用し、セキュアブート及び、高信頼性実行環境 (Trusted Execution Environment) を構築した。

研究開発項目 4 B5G IoT SoC 向け RF 技術の研究開発

研究開発項目 4-a)

ミリ波帯 IC/アンテナ/パッケージ体設計技術の研究開発 (シャープ株式会社)

28GHz 小型フェーズドアレイ 4 アンテナモジュール (1x4 アンテナアレイ) を複数用いた 16 アンテナモジュール (4x4=16 アンテナアレイ) を試作し、2 次元ビームステアリング動作、キャリブレーション(RFIC 駆動条件調整)によるビームパターン補正、ほぼ

想定通りの EIRP 増加を確認した。搭載 RFIC についても、主に PA まわりの改善設計を行った。また、60GHz 小型フェーズドアレイアンテナモジュール(2x2=4 アンテナアレイ、2x4)を試作した。国内 5 件、外国 5 件の特許を出願した。

研究開発項目 4-b)

ミリ波帯省面積低消費電力フェーズドアレイ IC の研究開発 (東京科学大学)

Beyond 5G で必要となる高データレートかつ、省電力・低コストなミリ波帯フェーズドアレイ無線機の研究開発を推進した。新規技術である時分割 MIMO 受信機は 5G NR 標準準拠の 4x4 MIMO 無線通信を実証、面積比で 1/8 の効率、データレートで 4 倍の性能改善を達成した。

(8) 今後の研究開発計画

2025年度は実施計画の最終年度であり、最終目標達成に向けた取り組みを推進する。

これまでに試作したベースバンド SoC テストチップと連携して動作し、さらなる機能拡張を可能にする 2nd SoC チップを試作する。それらを搭載した端末想定評価ボードで、B5G SDR-PF プロトコルスタック (L1/L2/L3 層のソフトウェア) での機能改変も含めた無線通信動作を実証する。基地局用に試作してきた、機能改変機能を有する SDR カードの改良も引き続き行い、端末想定評価ボードと無線通信動作を実証する。B5G で想定される新たなユースケースの研究開発として、新規セキュリティ機能 (暗号鍵生成)、通信機能を有するウェアラブルデバイスの改良とともに、B5G SDR-PF へ適用して動作を実証する。RF 技術開発に関しては、これまで 28GHz 帯で基本コンセプトを実証してきた時分割 MIMO については改良、派生技術展開を進めるとともに、小型の送受信アンテナモジュール化を行う。60GHz 帯では、これまで検討してきた高効率 PA を搭載した IC とアンテナ基板の一体設計により、目標の EIRP を実証する。また、時分割 MIMO 技術の 60GHz 帯への適用検討を行う。

また 2025年度も引き続き B5G SDR-PF を用いた実証実験を実施する。フィールドでの実験に向けて必要な評価や手続きを経て、ベースバンド SoC テストチップを搭載した端末 (UE) と、同じく試作した SDR ボードを搭載したローカル 5G 基地局 (gNB) を組み合わせた通信機能評価を、自治体等の協力も得て推進する。