

(7) 具体的な実施内容と成果

研究開発項目1：汎用計算プラットフォームを活用した柔軟な送受信信号処理技術の研究開発

結合型 MCF 伝送における MIMO 信号処理のソフトウェア実装に適した汎用計算プラットフォームを選定するため、現在入手可能な CPU および GPU を候補とし、信号処理ベンチマークとして FFT の処理性能を比較した。その結果、GPU (NVIDIA RTX PRO 6000 Blackwell) は CPU (Intel Xeon Gold 6534) と比べて約 100 倍以上の高速化が可能であり、光ファイバ通信向けの高速信号処理には GPU が適していることが示された。

GPU 上での高速信号処理に必要な時間方向・空間方向の並列化を考慮し、適応 MIMO フィルタならびにフィルタ内部で動作するキャリア位相補償の並列化構成を策定し、その成果を研究発表した。キャリア位相補償には、パイロットシンボルに基づく位相誤差推定と線形補間を採用し、これに基づく信号処理モデルを作成した。偏波多重 QPSK 信号の結合型 4 コアファイバ 6000 km 伝送シミュレーションにおいて性能を評価した結果、GPU の 1 warp に相当する 32 並列処理においても性能劣化が小さいことを確認した。

MIMO 信号処理の GPU を用いたソフトウェア実装プラットフォームの構築にむけて、現在入手可能なモジュールを対象として、GPU へのデータ入力帯域および GPU 間通信で達成可能な通信速度を検討した。これらの結果に基づき、GPU を用いたソフトウェア実装プラットフォームの計算ハードウェア構成を策定するとともに、空間多重数およびシンボルレートに対するスケーラビリティを明確化した。モジュール間通信帯域の制約から、シンボルレート約 10 Gbaud、空間多重数 4 までの対応が可能であると見積もった。

研究開発項目2：空間/周波数冗長を利用した超並列信号処理技術の研究開発

結合モード向けデジタル信号処理を機能ブロックごとに分割し、各ブロックに対して空間冗長性、周波数冗長性、推定共通化、安定動作の 4 つの観点から重要度を定量評価し、GPU 等の並列信号処理の適用有効性が期待できる検討ブロックの選定を行い、その知財化および成果発表した。また、次年度以降に取り組む信号処理機能について明確化した。また、次年度以降に研究分担者施設内で選定した信号処理ブロックの動作を原理実証・評価することで研究開発の効率化と加速をするため、ファイバ伝送実験系の構築を完遂した。加えて、検討対象の空間・周波数冗長性を持つ物理量について、シミュレーションと実験を用いて冗長性の定量評価を実施し、それを利用した補償技術の動作原理の検証を行った。

(8) 今後の研究開発計画

研究開発項目1：汎用計算プラットフォームを活用した柔軟な送受信信号処理技術の研究開発

今年度選定した、GPU を用いたソフトウェア実装プラットフォームの計算ハードウェア構成に基づき、MIMO 信号処理をプラットフォーム上に実装し、空間多重数 4 まで対応可能なソフトウェア実装プロトタイプを構築する。

信号処理モジュール間を高速通信で相互接続する構成を確立し、空間多重数 1 の領域において伝送実験系を構築する。構築した実験系を用いて空間多重数 1 での MIMO 信号処理動作を実験的に評価・実証するとともに、空間多重数 4 へ拡張した場合の伝送実験評価に必要な要素を明確化する。

研究開発項目2：空間/周波数冗長を利用した超並列信号処理技術の研究開発

令和 8 年度は、結合チャネル特性及び回路実装パラメータ制限を検証可能な光伝送シミュレーションにより、選定した信号処理ブロックに対して少なくとも空間多重数 4 まで適用可能な信号処理回路規模削減化を達成する並列信号処理方式の提案と策定を行う。