

- **大容量・高速通信に必要な誤り訂正能力の向上を実現するキーデバイス**  
100Gbps光通信に適用可能な世界最高速の誤り訂正用軟判定LSIを開発

- 平成20年10月16日

三菱電機株式会社(執行役社長:下村 節宏、以下「三菱電機」)は、独立行政法人情報通信研究機構(理事長:宮原 秀夫)からの委託研究「λユーティリティ技術の研究開発」\*1の一環として、毎秒32ギガサンプル\*2の軟判定\*3速度を持ち、毎秒100ギガビット(100Gbps)の光通信に適用可能な世界最高速の誤り訂正\*4用軟判定LSIの開発に世界で初めて\*5成功しました。

## < 開発の背景 >

大容量映像信号など通信容量の急増に対応するために、通信速度を現在広く使われている10Gbpsから100Gbpsに高速化する研究開発が始まっています。しかしながら、現在の業界標準技術\*6の誤り訂正能力では100Gbpsの通信速度に対応できないという問題があります。

誤り訂正能力の向上には、軟判定を用いて情報ビットの確からしさを参照し、訂正すべき情報ビットに優先度を付け、さらに低密度パリティ検査符号と組み合わせる方式が注目されていますが、これまでの軟判定の最高速度は、三菱電機が2003年3月27日に発表した毎秒10ギガサンプルでした。

今回、100Gbps光通信システムに適用可能な速度を持つ軟判定LSIをシリコンゲルマニウム\*7プロセスを用いて開発することに成功しました。

## < 主な開発成果 >

### 1. 世界最高速の軟判定速度(毎秒32ギガサンプル)を実現

超高速アナログ信号を等しく分配する回路設計技術と、異なる識別電圧での高感度なアナログデジタル変換回路設計技術により、毎秒32ギガサンプルという世界最高速の軟判定速度を実現しました。

### 2. 最先端プロセスによる1チップLSI化

0.13μmシリコンゲルマニウムプロセスにより、高速信号分配回路と、3つの識別回路、信頼度情報の符号化回路、および、これら32Gbpsの信号を16並列の2Gbps信号に分離する回路を、外形寸法が縦9.7mm×横6.9mmの1チップLSIへ集積しました。

## < 今後の展開 >

「λユーティリティ技術の研究開発」において、本LSIと低密度パリティ検査符号方式の誤り訂正技術とを組み合わせ、100Gbps光通信を実現する技術実証を2010年までに実施します。その後、三菱電機は、100Gbps光通信システム用光伝送装置として、2012年頃の市場投入を目指して製品化する予定です。

< 特許 > 国内3件出願中

- \*1 総務省が推進している「フォトニックネットワーク技術に関する研究開発」の一研究開発課題
- \*2 1秒間に320億(32ギガ)回の判定を行う
- \*3 通常、デジタル情報ビットは1か0で区別されるが、“0に近い1”や“1に近い1”など、“確からしさ”を表す情報を併せ持つ判定方法
- \*4 送信したい情報ビットに一定の規則に従った情報を付加して送信し、ビット誤りが発生しても、付加した情報をもとに受信側でビット誤りを検出・訂正する技術
- \*5 2008年10月16日現在
- \*6 ITU-T(International Telecommunication Union-Telecommunication sector)で標準化された方式
- \*7 シリコンに少量のゲルマニウムを添加した半導体。低消費電力で高周波特性に優れる

<開発内容に関するお問い合わせ先>

三菱電機株式会社 情報技術総合研究所 業務部

〒247-8501 神奈川県鎌倉市大船五丁目1番1号

FAX 0467-41-2142

[http://www.mitsubishielectric.co.jp/corporate/randd/inquiry/index\\_it.html](http://www.mitsubishielectric.co.jp/corporate/randd/inquiry/index_it.html)

<報道関係からのお問い合わせ先>

三菱電機株式会社広報部 福本

〒100-8310 東京都千代田区丸の内二丁目7番3号

電話03-3218-2813 FAX 03-3218-2431

独立行政法人情報通信研究機構 広報室 廣田

〒184-8795 東京都小金井市貫井北町四丁目2番1号

電話042-327-6923 FAX 042-327-7587

---

**[ 開発内容の補足資料 ]**

図1に今回開発した軟判定回路の構成を示します。毎秒32ギガサンプル(128Gbpsの1/4周期)の受信信号を異なるしきい値に設定した3つの識別器で判定します。3つの判定結果は2ビット符号化部で硬判定と信頼度情報の2ビット出力に変換します。従来の一つのみの識別(硬判定)と異なり、軟判定することで誤り訂正能力を飛躍的に向上できます。

今回の軟判定LSI開発では、LSI内部の増幅器の高利得化とともに、増幅器間の配線を短尺化し、高い周波数領域での特性を劣化させる寄生容量を低減することにより、超高速アナログ信号の高感度識別を可能にしています。

また、今回開発した軟判定LSIには、軟判定出力(硬判定および信頼度情報の2ビット出力)をそれぞれ16並列の2Gbps信号に分離する回路も集積しました。

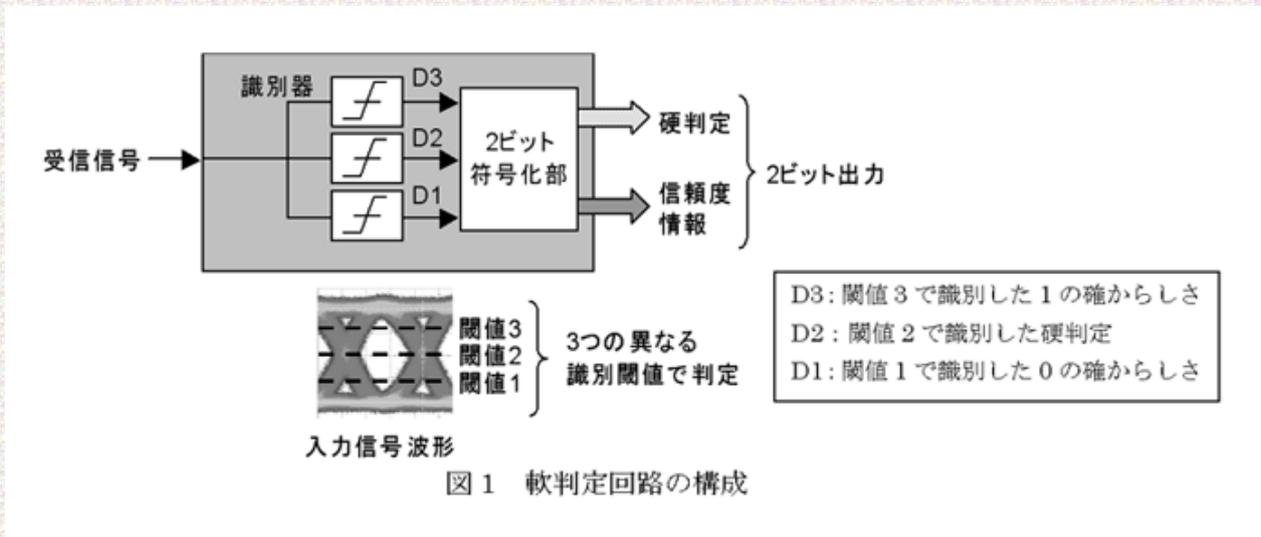
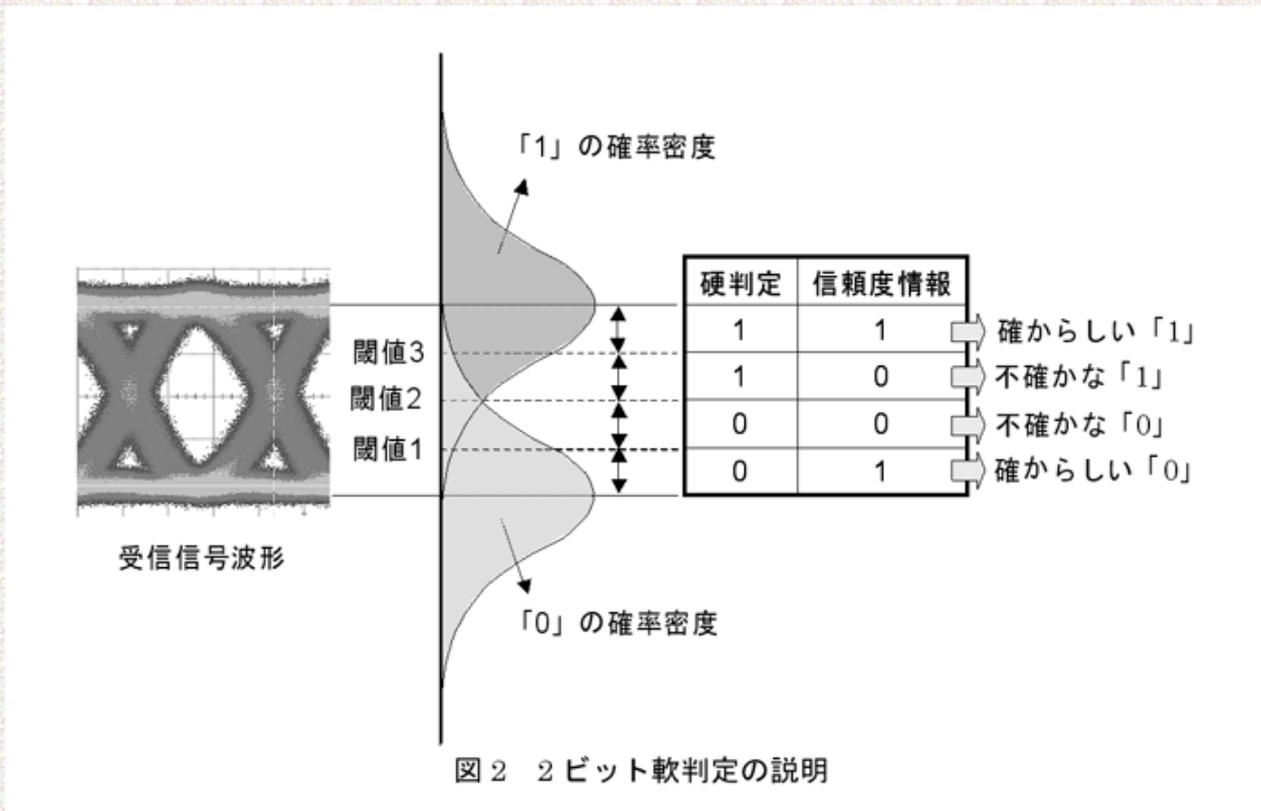


図2は2ビット軟判定の説明です。例えば、受信信号が「しきい値3」以上となる場合、対応する信頼度情報は1となり、硬判定の1は“確からしい「1」”となります。また、受信信号が「しきい値3」と「しきい値2」との間となる場合には、対応する信頼度情報は0となり、硬判定の1は“不確かな「1」”となります。



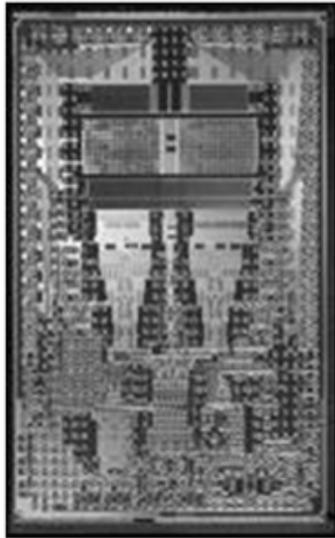


図 3 LSI チップ外観