

## 4.6 ベースバンド処理部

### 4.6.1 符号誤り訂正装置

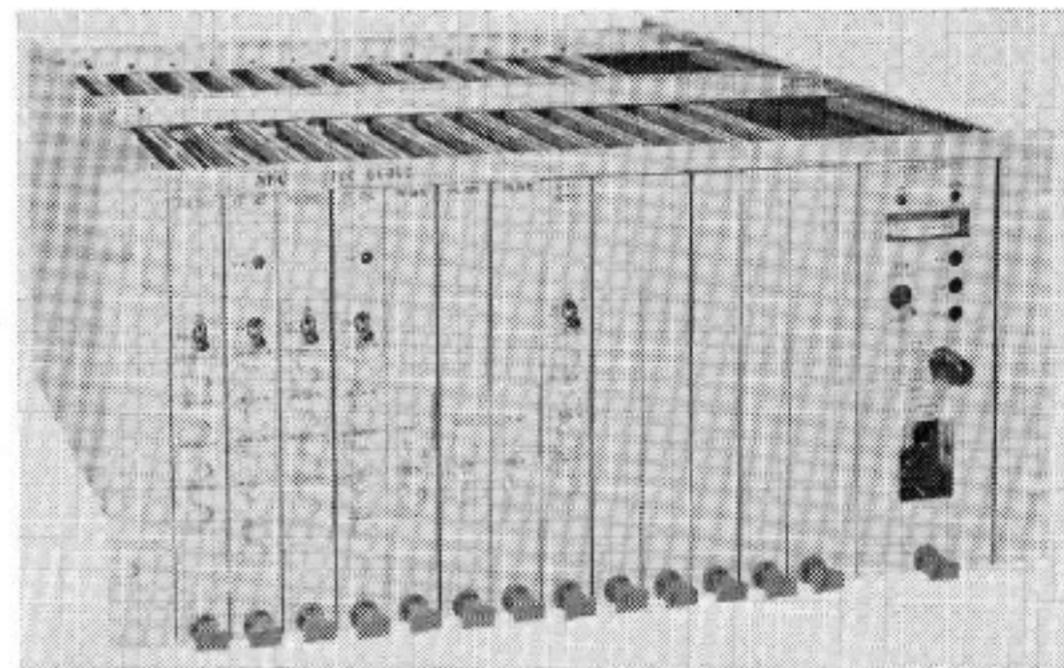
#### (1) 概要

本装置は、16 kbps のデジタル信号に対して誤り訂正 (FEC) を行う機能を持ち、海岸／航空地球局に 2 式設置されている。誤り訂正方式は、符号化率 2/3、拘束長 7 のたたみ込み符号化／ビタービ復号方式を用いている。シンボル伝送速度は 24 kbps であり、8 値軟判定と 2 値硬判定の選択が可能である。たたみ込み符号は、データが長い系列として連続的に入力される場合に適した符号化方式であり、送信データは連続的に符号化されるという特徴を持つ。またビタービ復号法は、たたみ込み符号に対する最適な復号法である最ゆう度復号を実現するための一方法であり、特に衛星回線に適することが示されている。

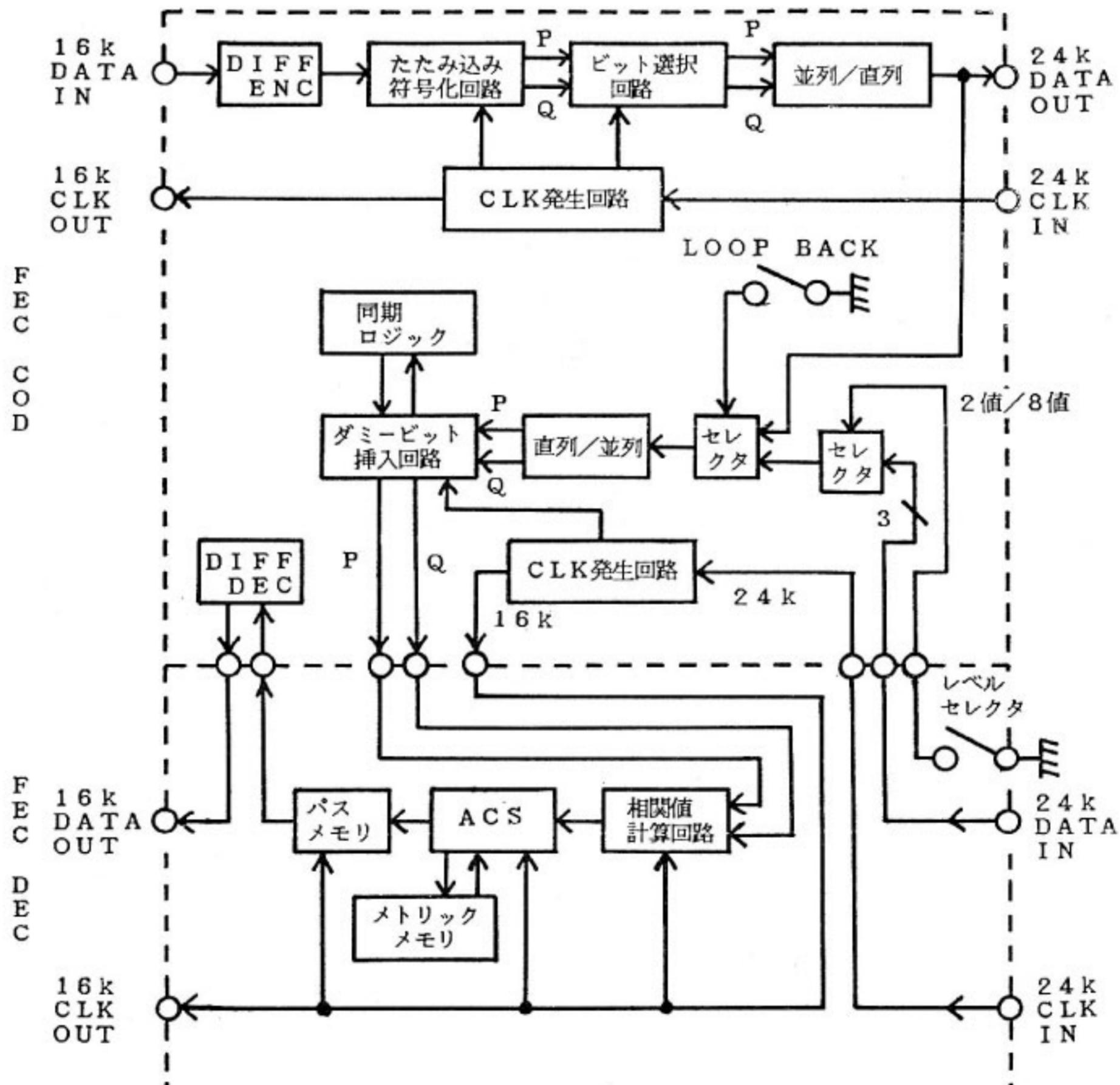
全体の外観図を第 4.6-1 図に、主要規格を第 4.6-1 表に示す。

#### (2) 符号誤り訂正装置

本装置は、符号化盤 (FEC-COD) と復号盤 (FEC-



第 4.6-1 図 符号誤り訂正装置外観図



第 4.6-2 図 符号誤り訂正装置系統図

第4.6-1表 符号誤り訂正装置主要規格	
誤り訂正符号化盤 (FEC COD)	
項目	規 格
符号化生成多項式	
Pch	$1+X^1+X^2+X^3+X^6$
Qch	$1+X^2+X^3+X^5+X^6$
符号化率	2/3
拘束長	7
誤り訂正復号盤 (FEC DEC)	
項目	規 格
軟判定レベル	2値, 8値可変
後方保護しきい値	$BER=1\times 10^{-2}$
前方保護しきい値	$BER=1\times 10^{-1}$
積分時間	10000ビット
同期はずし保護回数	10回
情報速度	16 kbps
伝送速度	24 kbps

DEC)により構成される。符号化盤は、16 kbpsのデータを受けてたたみ込み符号化を行い、伝送速度を24 kbpsとして変調装置に送出する。また復号盤は、たたみ込み符号化された24 kbpsの受信データをビタービ復号し、16 kbpsのデータとして出力する。復号過程のうち、受信データの符号同期確立までは符号化盤内で行われている。本装置の系統図を第4.6-2図に示す。

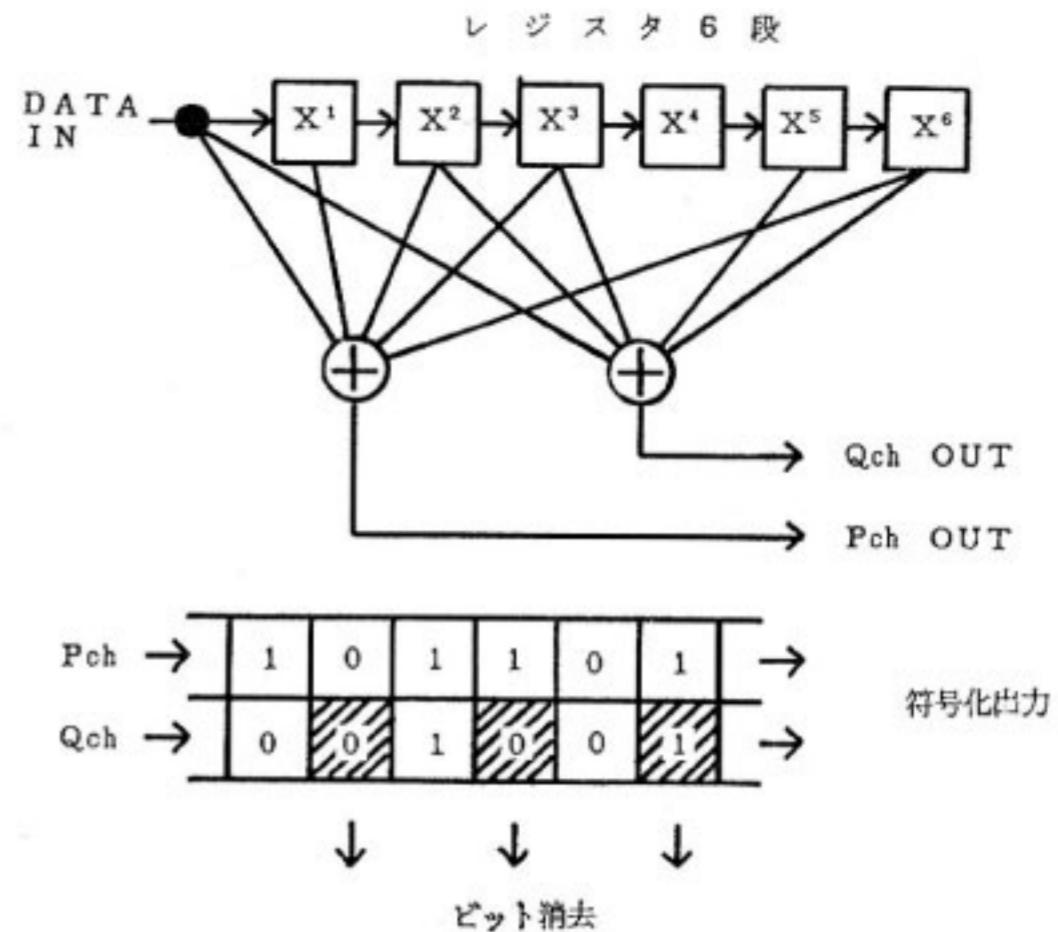
符号化盤に供給される16 kbpsの送信データは、まず差動変換回路(DIFF-ENC)に入力されて差動変換される。この出力は、6段のレジスタからなる拘束長7のたたみ込み符号化回路(CONV-ENC)に供給され、符号化率1/2のたたみ込みが行われてP、Q2チャネルに並列に出力される。各チャネルの符号化生成多項式は、

$$Pch \text{ 出力} = 1+X^1+X^2+X^3+X^6$$

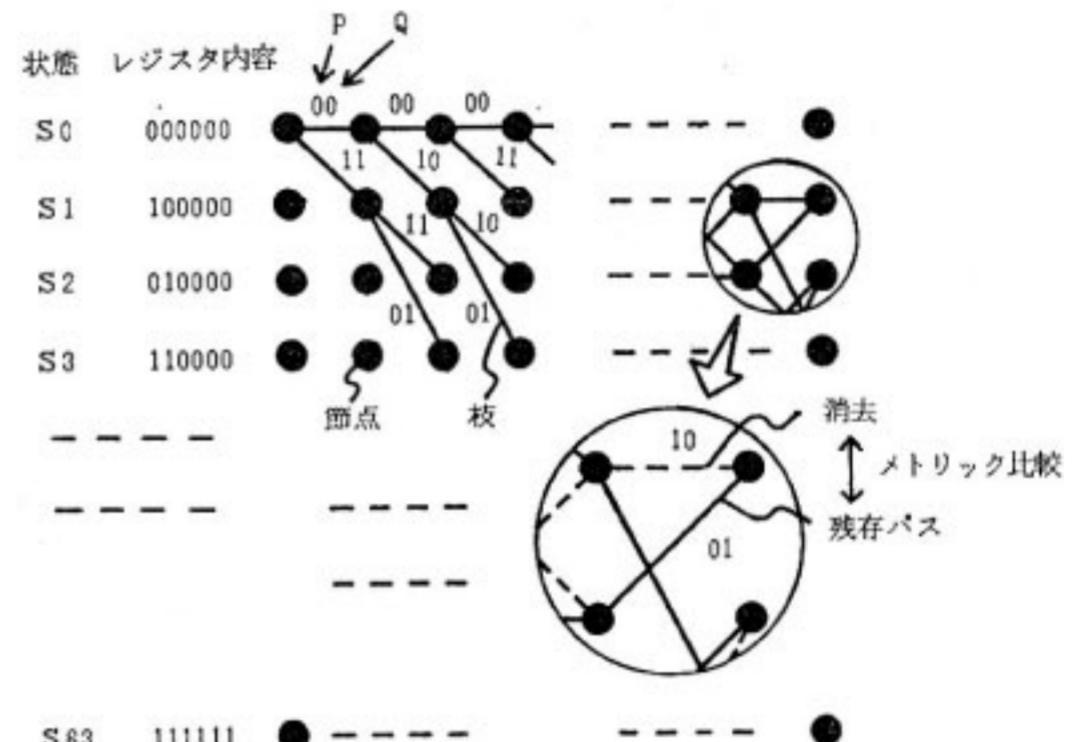
$$Qch \text{ 出力} = 1+X^2+X^3+X^5+X^6$$

となっている。このうち、Qチャネル出力はビット選択回路により定められたビット(1ビットおき)が消去される。その結果、P、Q合せて4ビットごと(情報2ビット分に対応)に、このうち3ビットが選択されて速度変換され、符号化率2/3のたたみ込み符号となる。この過程及び消去ビットマップを第4.6-3図に示す。出力された符号化データは、並列/直列変換回路により一列のデータとなって24 kbpsの伝送速度で送出される。

一方、復号盤に供給された24 kbpsの符号化受信データは、いったん符号化盤に送られてまず直列/並列変換回路によりP、Q2チャネルに振り分けられる。受信データは、8値軟判定を可能にするため3ビットとなっており、パネル上の8値/2値のレベル選択スイッチにより下位2ビットのON/OFFが可能である。次に、符



第4.6-3図 たたみ込み符号化とビット消去



第4.6-4図 たたみ込み符号の格子構造とメトリック比較

号化の過程で消去されたビットの位置にダミービットが挿入される。ここで、正しい位置にビット挿入がなされている状態を符号同期が確立されているという。符号同期の判定は、復号データを再符号化し、復号前の受信データと相関をとることにより行われる。具体的には、同期引込みの過程において10000ビットにわたって両データを比較した結果、ビット誤り率があるしきい値より小さくなった場合には、符号同期が確立したと判定される。このしきい値は後方保護しきい値として $1\times 10^{-2}$ に設定されている。また同期保持状態において、同じく10000ビットにわたって比較した場合のビット誤り率があるしきい値を越え、これが連続10回続いた場合は符号同期がはずれたか、もしくは復調器の位相が飛んだと判定される。このしきい値は前方保護しきい値として $1\times 10^{-1}$ に設定されている。相関の結果からは、復調器にて復調時に生ずる位相あいまい度に関する情報も抽出され、これをもとに、先のダミービット挿入に先立ち復調

データの位相あいまい度が除去される。

ビット挿入がなされ、符号同期の確立した P, Q 並列データは、再び復号盤に送られてビタービ復号がなされる。復号盤はメトリック計算回路、ACS (Add-Compare-Select) 回路、メトリックメモリ及びパスメモリから構成される。符号化の過程で生成された 6 段のレジスタによるたたみ込み符号は、 $2^6 = 64$  状態を持つ樹枝状符号となっているため、メトリックメモリ、パスメモリはともに 64 語の記憶回路からなっている。第 4.6-4 図に本装置におけるたたみ込み符号の格子構造の一部を仮想的に示す。縦に並んだ各節点は 64 通りの状態に対応しており、各節点からは送信情報データ “0” 又は “1” に対応して 2 本の枝がそれぞれ次の節点に向かって伸びている。また、各節点へは 1 本又は 2 本の枝が前の節点より伸びてきている。各枝の 2 ヶタの数字は P, Q 1 ビットずつ、計 2 ビットの符号化データに対応している。本装置で生成されるたたみ込み符号は、この格子構造に示されるような、節点と枝からなるパスのどれかを必ず通ることになる。

本ビタービ復号では、まず受信された P, Q 2 ビットのデータと、たたみ込み符号格子構造において、縦に並んだ各節点から派生する  $64 \times 2$  本のすべての枝の符号化データとの間の相関値（メトリック）が相関値計算回路にて求められる。この結果は ACS 回路に送られる。一方、メトリックメモリには、各状態ごとに一つずつ、そこに至るまでの最適パス（メトリックの合計が最大）に対するメトリックの合計が記憶されており、これらが

ACS 回路に読み出される。ACS 回路では、これらのデータと前記相関値計算回路の出力を加算し、新たに延長されたすべてのパスのメトリックが求められる。次に、この延長によりパスの再結合が生じたすべての節点について、二つのパスのメトリックの比較が行われ、大きい方が選択される。この加算一比較一選択の一連の操作が ACS である。この ACS により、再び各状態に 1 つずつ、計 64 の最適パス（残存パス）が最も受信データに近いパスとして決定されていく。選択された 64 のメトリックは再びメトリックメモリに送られ、その内容が更新される。また選択されたパスに対応する符号は、各状態ごとにパスメモリに蓄積されていく。以上の過程をくり返し、パスメモリの内容を拘束長の 4 倍程度の間観測すると、各状態における記憶符号はほぼすべて同一値に収束することが証明されており、この結果が最終復号値となる。パスメモリ出力はさらに差動復号されて、16 kbps で復号盤より出力される。

なお、パネル上の LOOP-BACK スイッチを操作することにより符号化盤内にて符号化データ出力を復号部入力へ直結してディジタルループバックを形成することができ、本装置単体の動作をチェックすることが可能である。

また、本装置を変復調装置と組み合わせて使用する場合、変調装置側で差動符号化を行うと誤り訂正効果は失われてしまう。したがってこの場合、変復調装置の DIFF スイッチは OFF としなければならない。

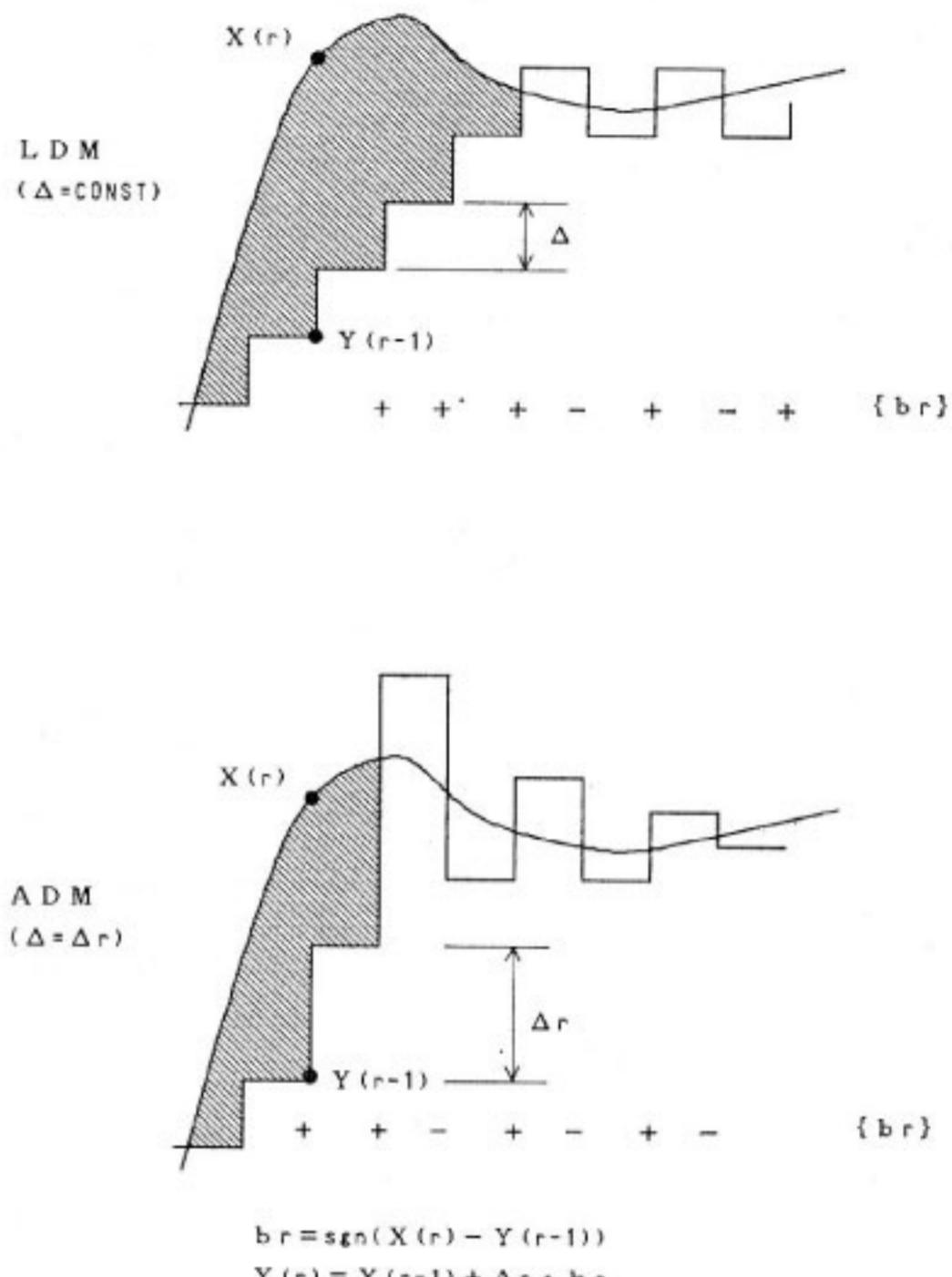
#### 4.6.2 音声符号化装置

ここでは、ETS-V/EMSS 実験で用いる音声符号化装置について説明する。

音声符号化装置は、波形符号化方式であるデルタ変調(ADM)方式の伝送量 16 kbps の CVSD, 16 kbps, 24 kbps の CADM 及び音源符号化方式の 16 kbps の MPC の 4 種がある。ディジタル音声通信に用いる MSK 変調装置は、16 kbps と 24 kbps のものがあるが、24 kbps のものを用いる場合は、16 kbps の音声符号化方式に対しては、符号化率 2/3 の畠込み符号化によって誤り訂正符号化し 24 kbps に変換し伝送する。24 kbps の CADM を用いる場合は、誤り訂正符号化は行わずそのまま伝送する。

音声波形を符号化する最も簡単な方法は、音声の振幅を一様なステップで量子化して伝送する方法である。しかし音声の振幅の分布は一様ではないので、振幅の分布を考慮して、音声を対数変換してから量子化するのが、いわゆる対数圧伸 PCM である。この方法が一般に用いられているが、64 kbps 程度の伝送容量を必要とする。

音声はあまり急激に変化する場合は少ないので、一つ前にサンプルされた値との差を量子化すれば伝送容量を下げることができる。この考えに基づいた方法が差分量子化(differential PCM: DPCM)である。さらにこの考えを極端に進めて、差分量を固定して一つ前の値より増えたか減ったかを 1, 0 の符号で表す方法がデルタ変調(delta modulation: DM)又は定差変調と呼ばれる方法である。この方法は 1 サンプル当たり 1 ビットですむので大幅に伝送容量が減らせる。しかしこの方法では量子化ステップサイズ(以下ステップサイズ)を固定しているので、急激な変化があった場合は、その変化に追従できない。ステップサイズを入力音声の変化の大きさにあわせて可変にする方式が、適応デルタ変調(adaptive delta modulation: ADM)である。ADM 方式の模式図を第 4.6-5 図に示す。図で曲線が入力信号を示し、階段状の実線が近似された信号を示す。入力信号が

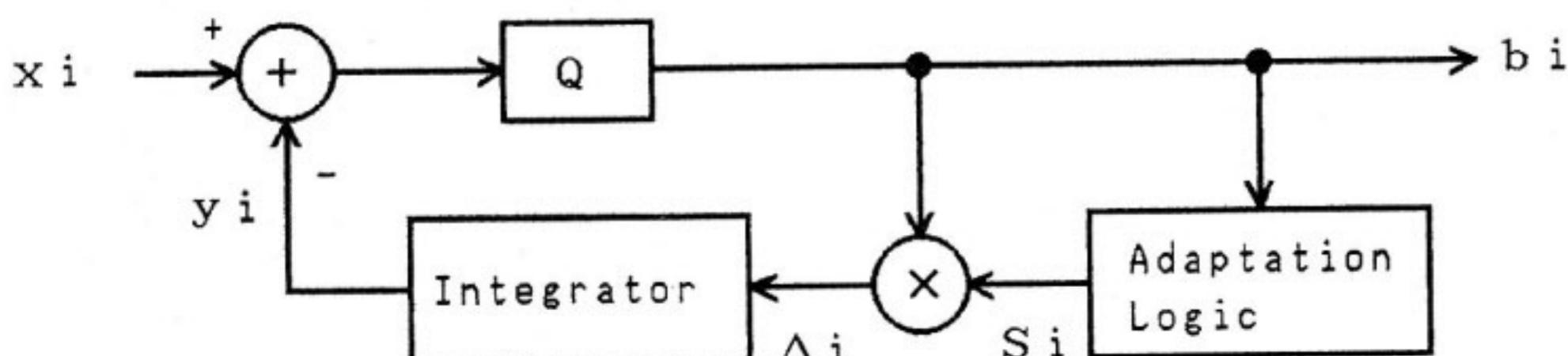


第 4.6-5 図 ADM の説明図

サンプル点ごとに増減する階段状の波形で近似される。階段の高さがステップサイズである。

ADM の量子化ステップサイズの適応の仕方は大きく二つに分けられる。一つは過去数点の符号系列からステップサイズを決定する方法であり、短期適応と呼ばれる。EMSS 実験で用いる連続可変傾斜デルタ変調(continuously variable slope delta modulation: CVSD)は、この短期適応方式でステップサイズを決定する。

他の一つは過去 10 ms 程度の長さの符号系列から決定する方法で長期適応と呼ばれる。しかし、これらの方法は一長一短があるので、両方の方式を組み合わせたのが複合デルタ変調(composite adaptive delta modu-



第 4.6-6 図 CVSD の原理図

lation : CADM) であり、当所で開発された方法である。

音声符号化のもう一つの手段として、音声波形符号化ではなく音声認識技術を用い、発声の仕組みをモデル化する方法がある。この場合、音声の波形を伝送するのではなく音声発声モデルのパラメータを伝送して受信側で音声を合成する。この方式の例としては、適応予測符号化 (APC) 方式や線形予測符号化 (LPC) 方式がある。MPC は LPC の一種と考えられる。

以下、EMSS 実験で用いる各コーデックについて述べる。

#### (1) 連続可変傾斜デルタ変調 (CVSD) 装置<sup>(1)</sup>

原理図を第 4.6-6 図に示す。Q は 1 ビット量子化器を表す。符号部では、入力音声と積分器の出力である 1 サンプル前の再現された値（近似値）との差が量子化器に入りサンプリング周期ごとに 1 ビットで量子化される。この出力がディジタル出力として伝送される。ステップサイズは過去 3 点の量子化器の出力を短期適応回路に入れて決定される。このステップサイズについた値を積分器に送り、1 サンプル前の近似値と足し合わせて、現在の近似値とする。

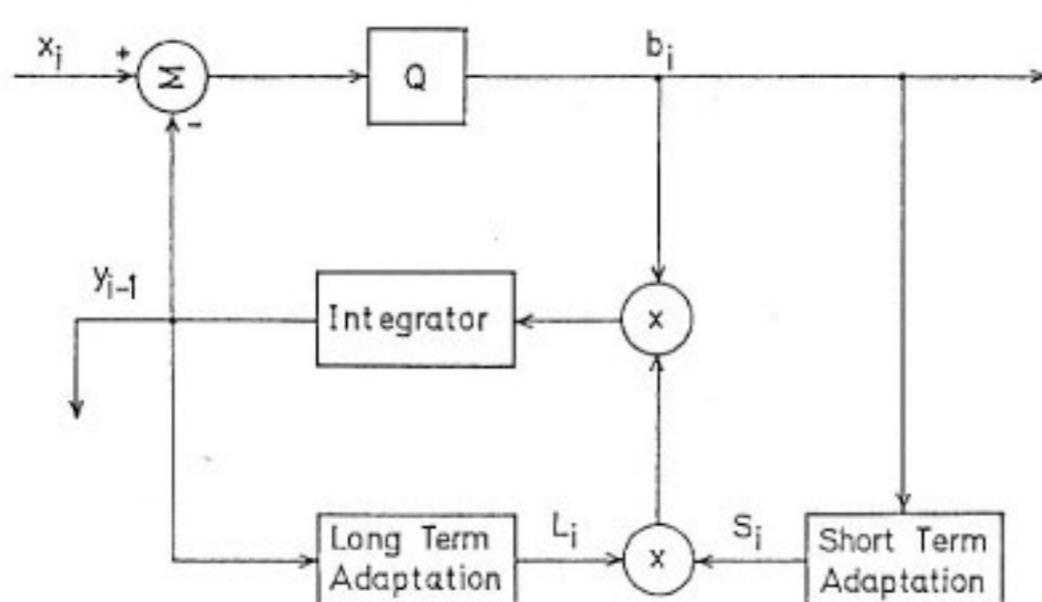
復号部では受信した符号系列を符号部と同様の短期適応回路に入力して、ステップサイズを決定する。これに極性を付けて積分回路に入力し、1 サンプル前の再現値に足し合わせて現在の出力となる。

仕様は以下の通りである。

伝送速度	16 kbps
音声入出力インピーダンス	600 Ω 平衡
音声入力レベル	-4 dBm
音声出力レベル	-3.5 dBm

#### (2) 複合適応デルタ変調 (CADM) 装置<sup>(2)</sup>

第 4.6-7 図に原理図を示す。この図で Q は 1 ビットの量子化器、右下のブロックは短い区間での変動に追従する短期適応器、左下のブロックは長い区間での変動に追従する長期適応器を表す。短期適応は、Jayant 流の指



第 4.6-7 図 CADM の原理図

数圧伸（定数乗除算）とし、以下の式で示されるものにしていている<sup>(3)</sup>。

$$S(i) = P \cdot S(i-1) : \text{if } b(i) = b(i-1)$$

$$S(i) = S(i-1)/P : \text{if } b(i) \neq b(i-1)$$

ここで  $S(i)$  はステップサイズ、 $b(i)$  は符号例、 $P$  はステップサイズを調整するパラメータで 1 より大きい定数である。すなわち、同じ符号が続いたときには適応量が足りないとみなしてステップサイズを  $1/P$  にする。

長期適応は次の式に示すような漏洩積分を用いている。

$$L(i) = \beta L(i-1) + \gamma d_x(i-1)$$

ここで  $L(i)$  は傾斜重み付けされた漏洩積分値、 $\beta$  は積分定数、 $\gamma$  は重み係数、 $d_x(i)$  は入力信号と近似値との差分値である。

ただしこのままでは短期、長期適応項が大きくなりすぎることも考えられるので、各々に制限を設けている。

符号部において、入力信号は 8 kHz のサンプリング周波数で PCM コーダによりディジタル量に変換される。この PCM コーダは入力信号を対数圧縮した後量子化しているので、一旦線形に変換した後、内挿により 16 又は 24 kHz のサンプリングにオーバーサンプリングされ、DSP で構成される CADM 符号器に入力される。入力信号と 1 サンプル前の近似値との差を量子化器に入力し、この出力を短期適応器に入れる。短期適応器の出力と長期適応器の出力を合わせてステップサイズを決定し、極性を与えて積分器に送り、1 サンプル前の近似値に足し合わせて、現在の近似値を得る。量子化器の出力は 16 kbps 又は 24 kbps の符号系列として送信される。

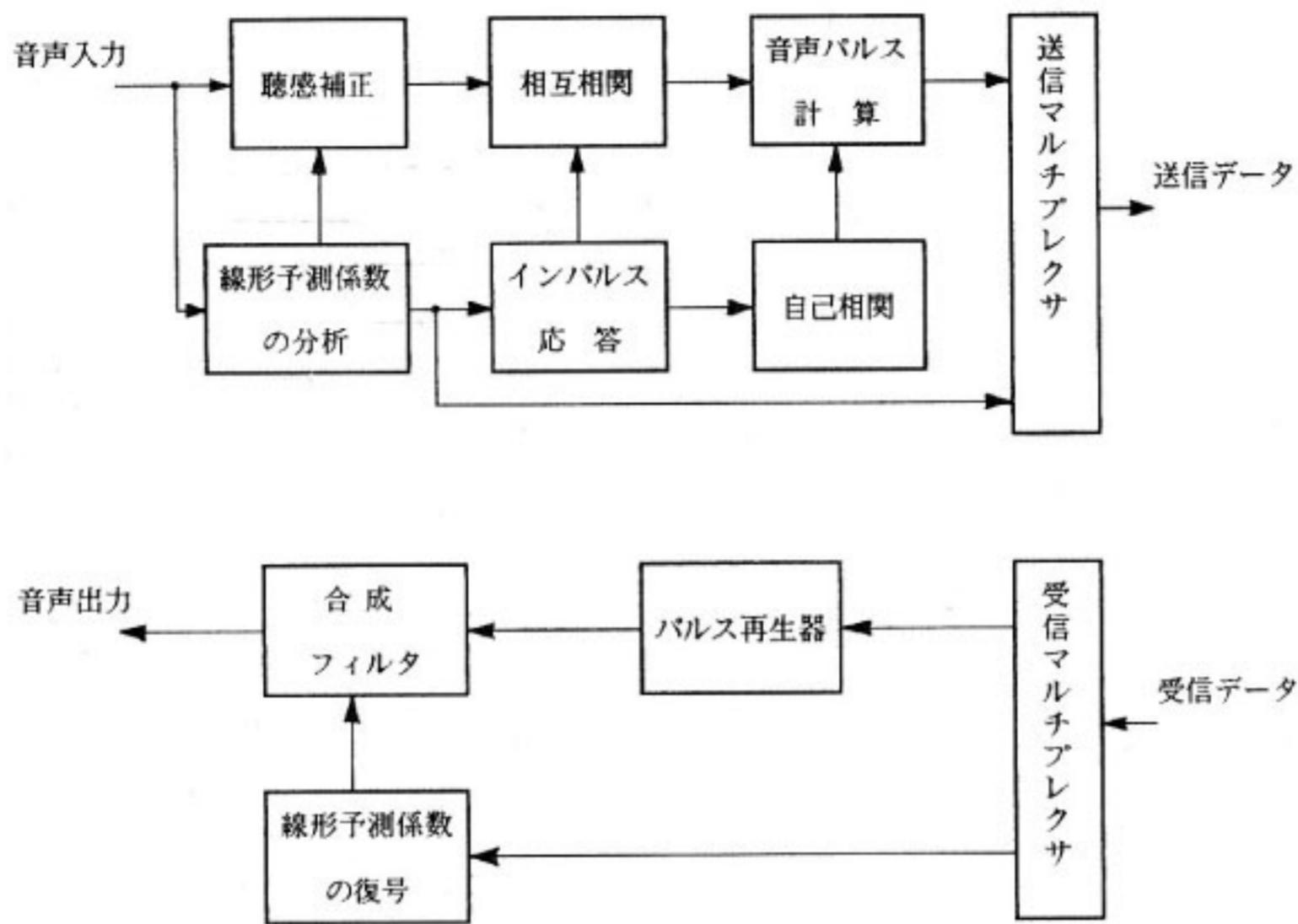
復号部も DSP で構成され、符号部と同様の短期適応器と長期適応器とを備えており、これに受信符号系列を入力してステップサイズを決定し、極性を与えて積分器に入力して 1 サンプル前の再現値に足し合わせて、現在の信号を再生する。これを 8 kHz サンプリングにダウンサンプリングし、対数変換した後 PCM デコーダに送りアナログ信号にする。

仕様は以下に示すとおりである。

伝送速度	16, 24 kbps
音声入出力インピーダンス	600 Ω, 平衡
音声入力レベル	-4 dBm
音声出力レベル	-3.5 dBm
過負荷レベル	4 dBm

#### (3) マルチパルスコーダ (MPC) 装置

マルチパルス符号化方式は音声信号を直接伝送する代わりに疑似声帯波をモデル化（マルチパルス化）して伝



第4.6-8図 マルチパルスコーダの構成図

送する方式である。マルチパルス化音源波形は音声波形より簡単な形状をしているため、より少ない情報量で音声の伝送が可能となる。この方式では、音声を16~4.8 kbpsで伝送することが可能である。

第4.6-8図に本装置の構成図を示す。MPC符号器では、入力された音声の特徴を表す情報（音韻情報、音源情報）を抽出し音源情報を複数個のパルス信号（マルチパルス）に変換する。音声を声帯で発生したパルス音源に声道及び唇によるフィルタを付加し発生したものとしてモデル化し、まず逆フィルタで声帯波を求める。すなわち、音声をまず人工逆声道フィルタで疑似声帯波に変換する。このとき、人工声道の線形予測係数（LPCパラメータ）は音声分析（LPC分析）を利用して求め、音声の特徴抽出を行っている。次に、疑似声帯波を残差モデル化により複数のパルス列に変換する。最後に、モデル化されたパルス列と人工声道のパラメータをサイドインフォメーションとして伝送する。このときの伝送速度が16 kbpsである。

MPC復号器は、復調器から得られる16 kbpsのデータ

からマルチパルス音源データとLPCパラメータデータを分離し、人工声道として働く合成フィルタの入力に音源データを入力するとともに同フィルタにLPCパラメータを設定しフィルタ出力として音声を得る。

MPC符号器の仕様を以下に示す。

伝送速度	16 kbps
音声入出力インピーダンス	600 Ω, 平衡
音声入力レベル	-4 dBm
音声出力レベル	-3.5 dBm

#### 参考文献

- (1) Gold B. ; "digital speech networks" Proc. of IEEE Vol. 65, No. 12, pp. 1636-1657, (Dec. 1977).
- (2) 中津井護;「複合適応デルタ変調 CADM と符号化音声の品質」電子通信学会通信方式研究会技術資料 CS85-77, (1985, 9).
- (3) Jayant N.S. ; "Adaptive delta modulation with a one-bit memory", B.S.T.J. Vol. 49, pp. 321-342, (1970).

#### 4.6.3 データ多重化装置

本装置は EMSS 実験において、4.8 kbps の低速データ信号 (FAX, パソコン等) 4 回線を 24 kbps の高速データ信号に時分割多重して 24 kMSK の MODEM へ伝送することを主目的として用いられる。以下に構成を示す。

本装置は、時分割多重装置基本部と同期式入出力回線接続部から構成されている。高速側である時分割多重装置基本部は、筐体、電源、及び共通部ユニット一式を含んでおり、入出力回線接続側からの混在した 1.2 kbps~128 kbps の同期式低速データ信号を 24 kbps~192 kbps の高速データ信号に時分割多重化できる。また、時分割多重化された高速データ信号を低速データ信号に変換できる。低速側の同期式入出力回線接続部は、CCITT V 24/28 (RS-232C) インタフェース用ユニットで、1 ユニットに 2 回線接続できる。本装置には現在 2 ユニット実装されており 4 回線までの接続が可能で、各チャネルはそれぞれ 4.8 kbps に設定されている。なお、高速回線及び低速回線の各チャネル回線速度の設定は、第4.6-2 表に示す装置主要諸元の中から選択でき表面パネルにあるスイッチにより行う。

また、入出力回線接続部ユニットを増設、あるいはイ

第 4.6-2 表 主要諸元

#### 多重化方式

##### ピット多重化方式

#### 回線速度

高速側 同期式 24/48/64/96/128/144/192 kbps  
(24 kbps に設定)

低速側 同期式 2.4/4.8/9.6/19.2/32/48/64 kbps  
(4.8 kbps に設定)

調歩式 1.2/3.2/6.4/7.2/12.8/14.4/24/  
38.4/57.6/72/76.8/96/128 kbps

(調歩式は別ユニットによる)

#### 低速側収容回線数

低速側データ速度の合計が、高速側データ速度の 90~95 % 以下

#### 通信方式

高速側 全二重

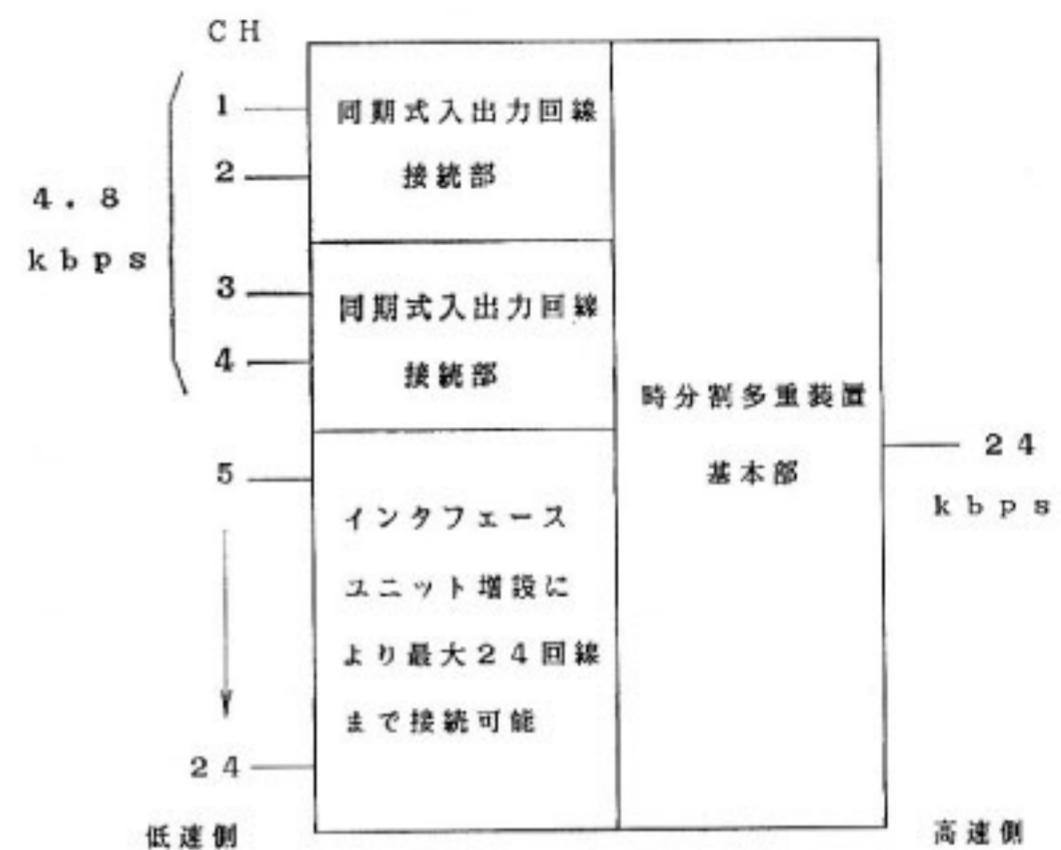
低速側 全二重 (別ユニットで半二重も可能)

#### 試験機能

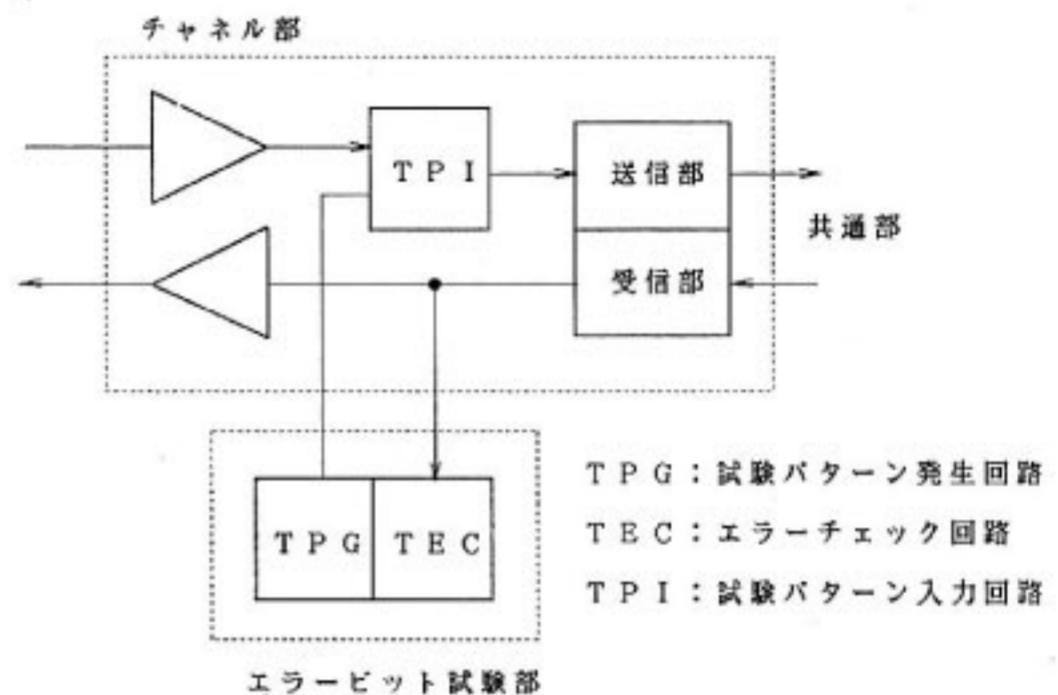
高速側 自局折返し

低速側 自局折返し

エラーピット試験機能



第 4.6-9 図 入出力回線接続部構成



第 4.6-10 図 エラーピット試験部とチャネル部との接続

インターフェースの異なる別ユニットに換えることで、回線数を増やしたり同期式回線を調歩式回線に変えることも可能である。構成法の概略を第 4.6-9 図に示す。

本装置には、試験機能として高速回線及び低速回線の折返し機能と、自己診断機能としてのエラーピット試験機能を有しており容易に保守試験を行うことができる。エラーピット試験機能は、511 ビット疑似ランダムパターン発生回路とエラーチェック回路とから成り、チャネル部に送信した試験符号とチャネル部から受信したデータを比較することで、エラーピット数の測定を行う。第 4.6-10 図にエラーピット試験部とチャネル部との接続について概略を示す。このエラーピット測定機能と、もう一つの試験機能である折返し試験機能とを併用することにより、高速側の回線状態を含めシステムの状態が容易に判定できる。なお、折返し機能は高速回線及び低速回線の自局返しが可能である。

#### 4.6.4 BER 測定用 PN パターン発生器

##### (1) 使用目的

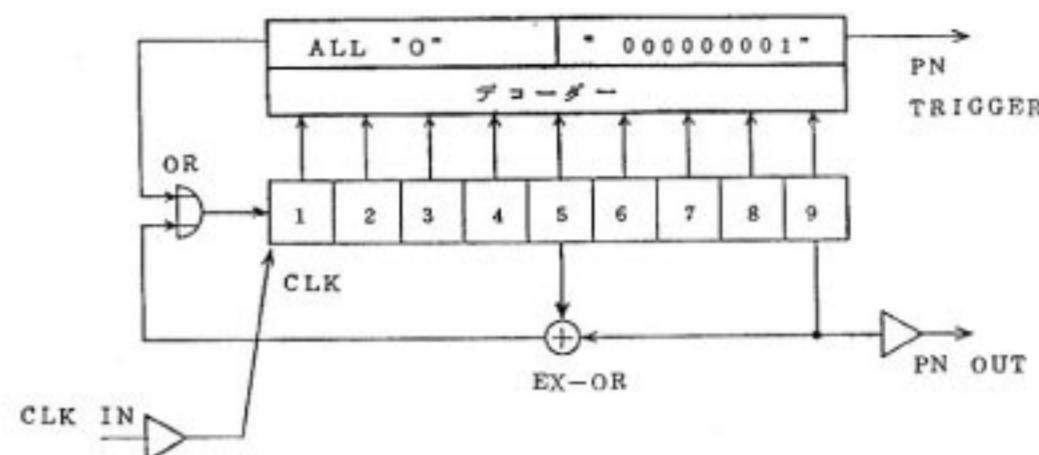
本 PN パターン発生器は、MSK、BPSK 等のモードの変復調特性や SCPC、TDM/TDMA 回線の回線特性等の測定時に、変調器のベースバンド信号源として使用する。

##### (2) 構成及び機能

本 PN パターン発生器は、誤り訂正符号部に 3 台及び音声符号部に 1 台の計 4 台が実装されており、M 系列 9 段擬似ランダムパターン (PN パターン) を発生する機能を有している。第 4.6-11 図に本 PN パターン発生器の構成を示す。

本 PN パターン発生器の構成は、シフトレジスタ、EX-OR 回路、オール “0” 検出回路及び同期用パターン発生回路から成る。オール “0” 検出回路は各フリップフロップの出力がすべて “0” の場合 PN パターンが発生できないため、オール “0” を検出しシフトレジスタの入力を強制的に “1” にするための回路である。同期用パターン発生回路はシフトレジスタの内容が “000000001” になったときに同期用の信号 (パターン 1 周期ごとに 1 クロック時間だけハイレベルになる。) を出力する回路である。本 PN パターン発生器は外部より供給するクロック信号により PN パターンを発生する。パターン 1 周期の長さは、9 段のシフトレジスタを

川崎和義、浜本直和（鹿島支所 第二宇宙通信研究室）



第 4.6-11 図 PN パターン発生器の構成図

第 4.6-3 表 PN パターン発生器の仕様

	信 号	インターフェース条件
出 力	M 系列 9 段擬似 ランダムパターン (周期 511 ビット)	TTL レベル, 75 Ω が ドライブ可能
入 力	4.8 kHz~24 kHz の クロック	TTL レベル 75 Ω 終端

使用しているため  $2^9 - 1 = 511$  ビットとなる。

クロック入力端子 (CLK IN) の入力クロック範囲は 4.8 kHz~24 kHz で、TTL レベルで動作し、入力インピーダンスは 75 Ω である。

出力端子 (PN OUT) には TTL レベル、出力インピーダンス 75 Ω で、511 ビット周期の M 系列 9 段擬似ランダムパターンが出力される。

第 4.6-3 表に本 PN パターン発生器の仕様を示す。