

3-10-2 データ処理部 搭載処理部(TCE-PRO)の構成

3-10-2 On-board data processing part Time-comparison-equipment processing unit (TCE-PRO)

木内 等 今江理人 高橋靖宏 後藤忠広 中川史丸 藤枝美穂
細川瑞彦

KIUCHI Hitoshi, IMAE Michito, TAKAHASHI Yasuhiro, GOTOH Tadahiro,
NAKAGAWA Fumimaru, FUJIEDA Miho, and HOSOKAWA Mizuhiko

要旨

GPS (Global positioning system) に代表される衛星測位システムでは、衛星搭載時計の時刻を基に発せられた電波を地上で受信し、得られた擬似距離から地上の位置を正確に求めることができる。衛星上の時計の誤差は、擬似距離の測定結果に直接影響を及ぼす。次世代の衛星測位システムでも衛星上の時計と地上の時計の同期は不可欠であり、このための時刻比較技術の確立を目指す。技術試験衛星Ⅷ型 (Engineering Test Satellite Ⅷ: ETS-Ⅷ) 搭載の TCE データ処理部 (TCE-PRO: Time comparison equipment processing unit) は、ETS-Ⅷ衛星上における TCE の制御、観測信号の収集及びデジタル信号処理を行う役割を担っている。地上一衛星間の時刻同期を行うために衛星上において、地上一衛星間の遅延量測定や衛星の局内遅延補正を行うためのデータを取得する。デジタル信号処理部では、TCE 高周波部 (RF) からの IF 信号 (受信、送信、校正信号の和) から各コード位相と各搬送波位相を求め、時刻同期に必要な遅延量を得ている。

In satellite positioning systems, such as the Global Positioning System (GPS), the receiver's position is calculated from the measured pseudo-range of the received radio signal. This signal is generated by the satellite based on its on-board atomic clock. Any error in the on-board clock directly affects the pseudo-range. Synchronization between the clocks on-board satellites and clocks on earth is thus indispensable for the development of next-generation systems. The goal of our research is to establish a precise method for comparing the time between earth and satellite clocks. The time-comparison-equipment processing unit (TCE-PRO) on-board Engineering Test Satellite Ⅷ (ETS-Ⅷ) functions as the TCE-control unit; it controls data acquisition as well as digital data processing. It calculates the pseudo-ranges and instrumental delay from the code phases and carrier phases of a combined IF signal (the received signal, the transmitted signal, and the delay calibration signal), enabling the time to be synchronized between earth and satellite clocks.

[キーワード]

ETS-Ⅷ, 衛星測位, 時刻比較, デジタル信号処理, Delay lock loop (DLL), Costas loop
ETS-Ⅷ, Satellite positioning, Time comparison/transfer, Digital signal processing, Delay lock loop (DLL), Costas loop

1 まえがき

衛星測位システムでは、衛星搭載時計の時刻と地上で受信した時刻差から地上の位置を計測

するため、衛星上の時計と地上の時計の同期は不可欠である。この同期を行うのが TCE^{[1][2]} である。本稿では、TCE のデジタル処理部 TCE-PRO について記述する。TCE-PRO は、HAC

(High-Accuracy Clock)からの基準信号と TCE-RF 部から送られてくる衛星送信信号・地球からの受信信号・衛星局内校正信号の位相を測定することでそれぞれの遅延量を求め、地上-衛星間の時刻同期を可能とする。局内分の遅延を補償するため全段デジタル処理方式とし、入力直後にまずデジタル化を行う。このため周波数変換、復調もデジタル処理で行われる。

2 TCE-PROの機能

はじめに TCE-PRO の役割について簡単に紹介する。図1に TCE-PRO のブロックダイアグラムを示す。

- ・ TCE 部の制御 (TCE control)

衛星本体のデータバス RIM との RS422 シリアル伝送によるデータの送受信。高周波部の制御及びステータス取得を行う。

- ・ 観測信号の収集 (Sampling & SSB D/C)

局内遅延差を除くため TCE-PRO 全系デジタル信号処理としている。周波数変換 (Down convert: D/C) は、SSB (Single side band) 変換するためミキサ前段にフィルタを用いるのが通常であるが、入手可能な衛星部品の回路規模の制約があり FIR filter 等を使用できない。このため IRM (Image rejection mixer) 方式を採用した。IRM 型デジタル周波数変換方式は、SSB 用フィルタによる群遅延特性誤差を回避することにも役立つ。周波数変換は粗・精周波数変換2段とし、Local 発振器に VCO (Voltage Controlled Oscillator) のデジタル版である NCO (Numerically Controlled Oscillator) を採用した。

- ・ デジタル信号処理

一般にコード位相検出には遅延検波、非同期型 Delay lock loop (DLL)、同期型 DLL などがある。TCE では、コード位相と搬送波位相を検出するために、同期型 DLL によるコード追尾、Costas loop による搬送波追尾を採用した。両 loop の制御は CPU (Phase control) により行われ、誤差信号がコード追尾 (C/A code) NCO、ローカル発振器 (Carrier) NCO に与えられ制御される。NCO 位相もしくは誤差信号位相を基に、コード及び搬送波位相を取得する。

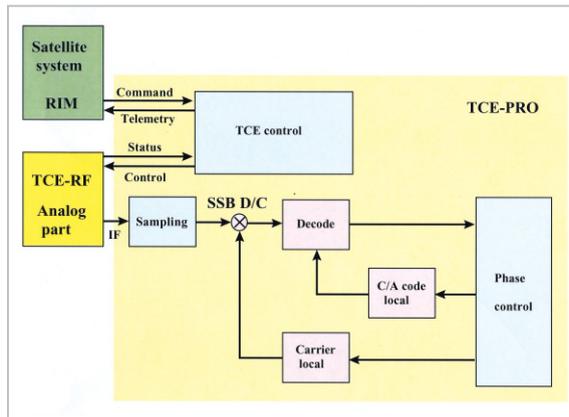


図1 全体ブロック図

2.1 TCE 部の制御

制御タイミング系の基本機能を具体的に列挙する。

- ・ 衛星システム (RIM) との間でコマンド/テレメトリ管理を行う。
- ・ パラレル I/O を装備しており、高周波部 (TCE-RF) のステータス (Lock ステータス等) 及び制御の入出力を行う。
- ・ デジタル信号処理部とは別に衛星内部用にソフトウェアから指定される SV# に基づいた C/A コード生成を行う。
- ・ タイミング管理を行う。

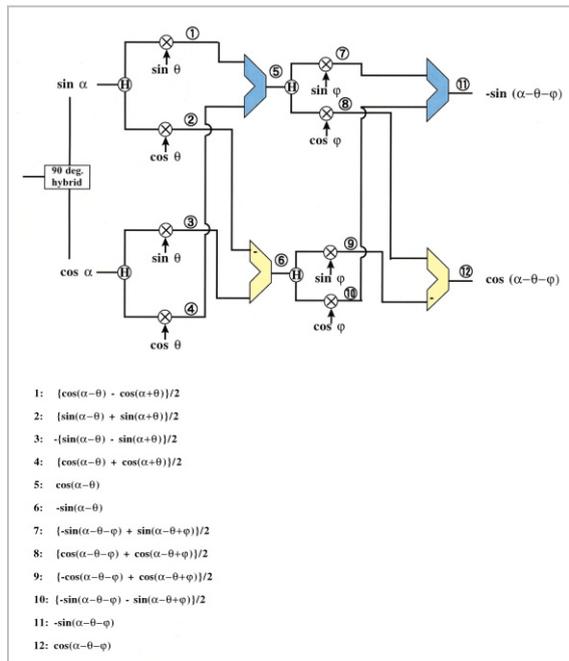


図2 IRM方式原理図 D/C

2.2 観測信号の収集

TCE-RF 部からのアナログ信号は、サンプリングされる。サンプリングは20.46Mspsで行われる。ここで、衛星のドップラ精密追尾と大下駄としての固定のドップラ分が考えられる。両者を一度に補償することも可能であるが、NCOで高周波を発生させることと高分解能で低周波を発生させることは相反するため2段周波数変換を採用した。1st local, 2nd local発振器には、NCOを用い、SINE/COSINE信号を同時に作り出すことでIRM構成とし、SSB変換を実現している。アナログ信号イメージでのIRMの周波数変換原理を図2に示す。図中において1st NCOは周波数の大下駄を取り除き、2nd NCOは搬送波の精追尾用に用いられる。これらのlocal信号は、後述のCostas loopの一部として機能している。

2.3 デジタル信号処理

ここでは、コード位相と搬送波位相の測定を行う。

2.3.1 コード位相同期のためのDelay lock loop(DLL)

コード信号(コードチップ)の位相を得るためには、コードを必要とせず入力信号と半クロック遅延させた入力信号との相関積分を行う遅延検波方式もあるが、SNR(signal to noise ratio)の面で有利なコード信号で逆拡散するDLL方式を採用した。DLLのブロックダイアグラムを図3に示す。DLL回路は、受信器内部で発生した3種類のC/Aコード(遅延ゼロ: Typ.、半クロックラグ: Lag、半クロックリード: Lead)と入力信号との相関積分を行い、コードの遅延量を測定する。DLLには、非同期型(non-coherent) DLL、 τ -dither型DLL、同期型(coherent) DLLなど幾つか種類がある。ここで、それらの特徴を示す。

(i) 非同期型 DLL

非同期型DLLは、入力信号とコード半クロック分ずらしたコード信号とで振幅検波する方式である。非同期と呼ばれるのは、搬送波成分の補償を行わない状態での処理のためである。

(ii) τ -dither型 DLL

τ -dither型DLLは、非同期型DLLの半クロックラグ、半クロックリード系のミキサ(EXOR)と

狭帯域バンドパスフィルタ、振幅検波器を1台にまとめたもので、時系列で半クロックラグ、半クロックリードコードを切り替え、それに対応して振幅検波器出力をラッチするものである。これにより半クロックラグ、半クロックリード系の電気・遅延特性を同一にできる。

(iii) 同期型(coherent) DLL

同期型(coherent) DLLは、搬送波追尾処理(位相同期復調)系をDLL回路の前段に持ち、DLL回路はベースバンドでの処理を行う。

TCE-PROは同期型(coherent) DLLに属し、Costas Loopを用いた搬送波同期系と一体となった構造を持つ。いずれのDLLの場合も、3種類のコード(遅延ゼロ、半クロックラグ、半クロックリード)及びミキサ(EXOR)と狭帯域バンドパスフィルタ、振幅検波器で構成される3系統の処理系からなり、コードタイミングが一致した場合、ミキサはコードチップ周波数の2倍の信号を出力する。このため狭帯域バンドパスフィルタ(Loop filter)は、2倍のコードチップ周波数を中心とした通過帯域を持つ。

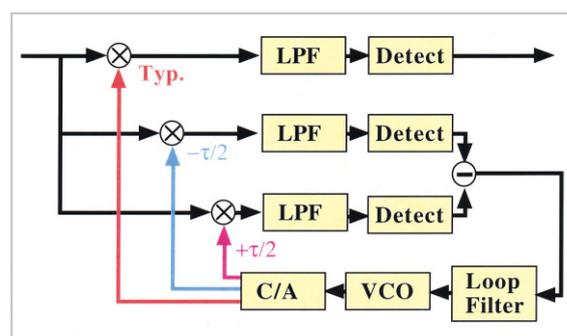


図3 DLL block

次にDLLの位相引き込み手順を示す(図4参照)。

- ・コード位相が信号コードと1クロック以上ずれている場合、3系統の振幅検波器の出力は零、
- ・コード位相が信号コードと1クロックずれている場合、半クロックラグ系(もしくは半クロックリード系)の振幅検波器の出力のみ有り、
- ・コード位相が信号コードと1クロック以内の場合、すべての振幅検波器の出力有り、更に位相が一致した場合半クロックラグ、半クロックリード系の出力差は零。

この半クロックラグ、リード系の差信号をコー

ド発生用 VCO (NCO) もしくはコードシフトレジスタの誤差信号(ゼロクロス点になるように制御: Zero seeking)として用いることで、コードの位相同期系を組んでいる。この時、ラグとリード成分のノイズ(ホワイトノイズを仮定した場合)成分に差があると図4最下部のような測定距離誤差を生じる。

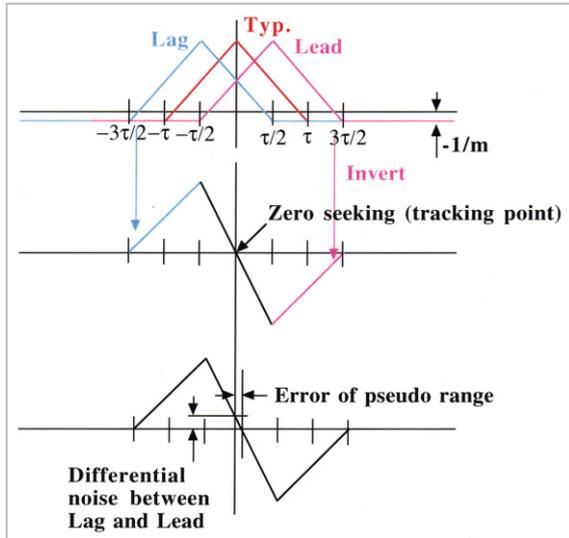


図4 コード相関図

ここで、入力信号を次式のように仮定する。

$$S(t) = A \cdot C(t) \cdot D(t) \cdot \sin \omega t$$

A: C/A コード振幅, C(t): C/A コード符号列、D(t): 航法メッセージ符号列、 ω : 搬送波角周波数。TCEでの受信波形は、伝播遅延量と送信側時刻誤差を含めた量を τ_d とすると次式で表される。

$$S(t - \tau_d) = A \cdot C(t - \tau_d) \cdot D(t - \tau_d) \cdot \sin \omega (t - \tau_d)$$

逆拡散のための内部発生コードパターンは、局内遅延、内部時刻誤差等を τ_0 とすると、

$$G(t - \tau_0) = C(t - \tau_0)$$

逆拡散のため、受信波形と内部発生コードパターンミキシング後の結果は、

$$S(t - \tau_d) \cdot G(t - \tau_0) = A \cdot C(t - \tau_d) \cdot C(t - \tau_0) \cdot D(t - \tau_d) \cdot \sin \omega (t - \tau_d)$$

ここで、 $C(t - \tau_d)$ と $C(t - \tau_0)$ の位相がそろった場合、つまり $\tau_d = \tau_0$ の場合 $C(t - \tau_d)$ と $C(t - \tau_0)$ は1と

なる。この時 $D(t - \tau_d)$ の変化時間以内は正弦波 $(\sin \omega (\tau_0 - \tau_d))$ が得られ、拡散帯域から搬送波周波数にパワーが集まる。一方位相がそろっていない場合は、1と-1の交番となりコード拡散が解けない拡散状態のままである。

DLLの相関波形は、マルチパスの影響があると複数の相関波形の集まりとして検出され、その相関波形からマルチパスの影響が探られる。今回は地上の指向性の高いアンテナと静止衛星という条件を考慮し、マルチパスの影響は無視できるものと考えている。

2.3.2 搬送波位相同期のための Costas loop

搬送波位相を得るためには、コードを必要としない入力信号の自乗検波方式もあるが、SNRの面で有利な同期搬送波再生の方式としてPLL (Phase lock loop)を応用したCostas loopが知られている。Costas loopのブロック図を図5に示す。入力信号は90度位相の異なったVCO出力と乗算(第1、第2乗算器: ミキサ)されローパスフィルタ(LPF)を通して同相成分と直行成分(通常I,Q成分と呼ばれる)に分離される。この信号は乗算(第3乗算器)されLoop filterにより高周波成分が除去されVCOの制御信号となる。第3乗算器では、コード拡散された状態でも同一コードが同一タイミングで掛け合わされることになり、搬送波位相誤差のみが得られる。

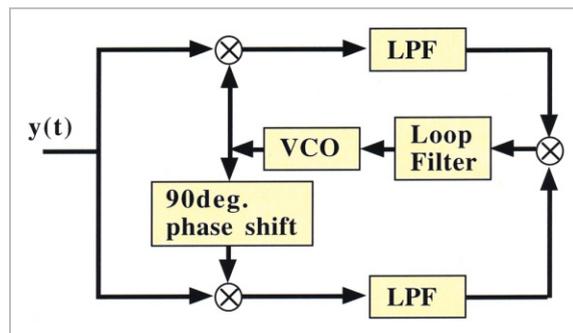


図5 Costas Loop

Costas loopに入力される変調信号 $y(t)$ は次式で表すことができる。

$$y(t) = \sqrt{2}A \cdot D(t) \cos(\omega t + \theta)$$

ここで、ベースバンド信号振幅をA、ベースバンド信号(± 1)をD(t)、搬送波角周波数を ω_c 、

搬送波位相を θ_i とする。90 度位相の異なった VCO 出力を $\sqrt{2} \cos(\omega_c t + \theta_0)$ 、 $-\sqrt{2} \sin(\omega_c t + \theta_0)$ として $y(t)$ とミキシングを行う。高周波成分をフィルタで除去後はそれぞれと $A \cdot D(t) \cos(\theta_i - \theta_0)$ と $A(t) \sin(\theta_i - \theta_0)$ が得られる。Costas loop の誤差信号は、これらの積として得られる。

$$\frac{A^2 \cdot D^2(t)}{2} \sin 2(\theta_i - \theta_0)$$

ここで $D^2(t)$ は同一コード同士の掛け算となるので 1、 $(\theta_i - \theta_0)$ が十分に小さければ $2(\theta_i - \theta_0)$ に比例した位相誤差が得られる。つまり Costas Loop からの再生搬送波には、180 度の位相 ambiguity が存在する。これは、PSK 信号の 180 度位相をジャンプさせる変調方式によるもので、ど

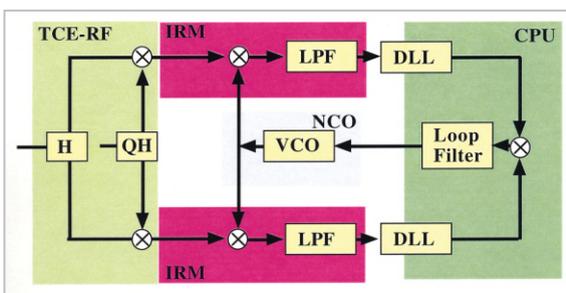


図6 信号処理系ブロック図

ちらの相に位相同期したか未定なためである。以上をまとめた構成図を図6に示す。

3 TCE-PRO の実際の構成

この章では実際の回路構成について述べる。TCE-PRO は、TCE の制御・観測信号の収集機能を受け持つ CPU 部及びデジタル信号処理機能を受け持つ送・受・校正信号デジタル信号処理部からなり、240 × 250mm 基板上に構成されている。全体概略図を図7に示す。CPU 部及び送・受・校正信号デジタル信号処理部は、すべて耐放射線を考慮した部品での構成のため、地上系で使用可能な高性能・高集積度の部品が使えない制約があり、処理量及び回路規模を小さくすることが第1に求められた。三つのデジタル信号処理部は互換性があり、全回路 FPGA (Field programmable gate array) を基本構成としている。DLL, Costas の誤差位相の検出と NCO 制御は CPU により行われる。

3.1 CPU 部

CPU 部は、CPU 本体、テレメトリ系、制御タイミング系、サンプリング系、C/A コード発生系からなる。

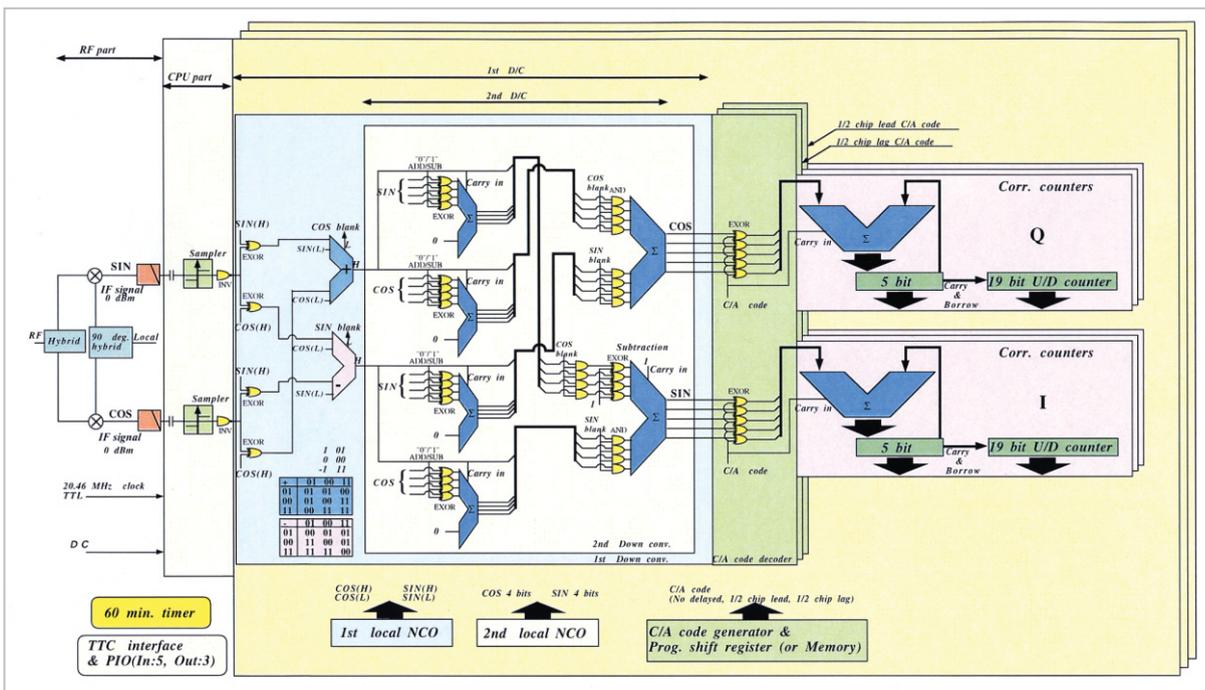


図7 TCE-PROの構造

3.1.1 CPU本体

CPUには耐放射線性能の実証された80C286/12.5MHz(クロックリセット制御82C284)を用いている。メモリ空間は、EPROM(16bit×32kword)、EEPROM(16bit×128kword)、SRAM(16bit×128kword)である。水晶基準クロックは衛星打ち上げ時の振動等による損傷を考慮し、自動切替え及びSMコマンドで切替え可能なA系/B系を用意している。さらに両系統が断となった場合は、高周波部の20.46MHzが選択される。切替え状態は、SDコマンドでテレメトリからモニタできる。また、ソフトウェアの異常検出のためのwatch doc timerを備える。EPROM / EEPROM選択により、起動ソフトの選択が可能な構造とした。

3.1.2 テレメトリ系

RIMとのRS422シリアル伝送によりSMコマンド(16ビット単位でRIMより送信)、SDコマンド(RIMへテレメトリデータ送信)を用いて行う。システムとのやり取りを図8に示す。

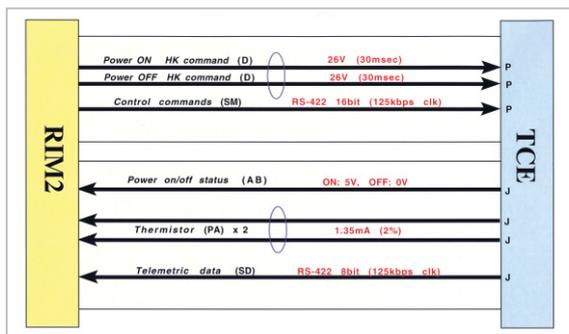


図8 TCE-RIM Command telemetry

3.1.3 制御タイミング系

00分00秒000ミリ秒～59分59秒999ミリ秒の時刻カウンタと0秒000ミリ秒～9秒999ミリ秒のPP(Parameter Period)周期カウンタ及び割り込み用の24ビットタイマーを備える。それぞれ最大値までいくと0から再カウントを行う。PP周期カウンタは、ソフトウェアよりミリ秒単位で設定され、周期的な割り込みを行う。すべてのカウンタは、外部信号でリセット可能である。

3.1.4 サンプルング系

TCE高周波部より供給される送・受・校正信

号の混ざった90度位相の異なったアナログ信号(2.387MHz±1.023MHz:0dBm)を入力し、サンプルング(1ビット、20.46MSPs)によりデジタル信号に変換後、各信号処理ユニットに供給する。1ビット量子化によるコヒーレンスのロス、Nyquistレートを維持した場合でも36%[3]に及ぶが、すべて振幅情報であり位相情報の損失はない。振幅変動の影響を受けにくく、今回のようなタイミング情報を効率的に取得するシステム向きと言える。アンチエリアシングフィルタは、高周波部(TCE-RF)の出力段に設けられている。デジタル化された信号は、次段のデジタル信号処理部(送・受・校正信号処理部)に渡される。

3.1.5 C/Aコード発生系

逆拡散用C/Aコードをソフトウェアから指定されたSV#に基づき発生する。C/Aコードは、CPU部からの1.023MHzタイミングに同期して出力される。コードの1ビットシフト(及び1ビット削除/複製)機能を持つ。コードサーチ時の位相微調機能のために20ビット可変シフトレジスタを持っており、20.46MHzの分解能で位相調整可能である。C/Aコードは、DLL回路のためにTypical, 1/2 bit lead, 1/2 bit lagの3種類の位相コードを同時生成する。

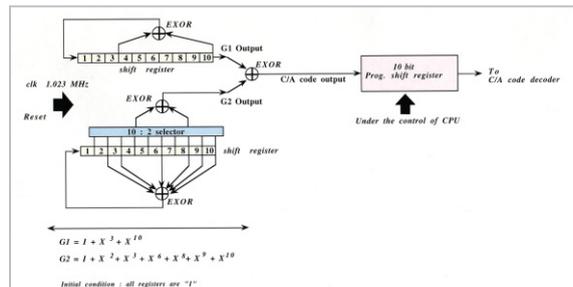


図9 C/Aコード発生

3.2 デジタル信号処理部(送・受・校正信号処理部)

デジタル信号処理部(送・受・校正信号処理部)は、それぞれ衛星の送信信号、地上からの受信信号、衛星局内遅延校正信号のコード及び搬送波位相をCPU部からのタイミング信号を基に同時計測する。測定結果はCPU部により読み出され、処理後テレメトリ等により出力される。

3.2.1 デジタルダウンコンバータ

入手可能な耐放射線対応のCPU、FPGAがかなり非力であるため、当初想定していたFIRフィルタを用いたSSB方式ではなく、IRM方式とした。

NCOは、位相レジスタ(Φ)、加算位相レジスタ($\Delta\Phi$)、加算器及びSINE/COSINEルックアップテーブルからなる。ブロックダイアグラムを図10に示す。位相レジスタのフルビットで0~360度の位相を表す。 $\Delta\Phi$ は、PPクロックにより制御され、ローカル周波数に応じた $\Delta\Phi$ の値が1.023MHz clockごとに Φ に加算されていく。この位相に対応した振幅がSINE/COSINEルックアップテーブルから読み出され出力される。位相レジスタの値はPPごとにラッチされ読み出しが可能となっている。

(i) 1st local

位相レジスタ、加算位相レジスタには、24ビットのレジスタを用いている。ローカル(SINE/COSINE)信号は3レベル近似で表され、位相レジスタの上位3ビットとSINE/COSINEル

ックアップテーブルとの関連を図10に示す。3レベル近似を用いることで周波数変換用ミキサをEXOR論理回路で実現可能となる。3レベル近似(-1,0,1)を表すには、2ビット必要である(図11)。ルックアップテーブル出力は2ビットとなるが、MSBは符号を表し、LSBは振幅を表す。ここでLSBが0のものは、最終段の積分回路の動作を停止させる役割を持つBlank信号と定義しておく。この定義により、1stダウンコンバータ出力2ビットのうち、1ビットのみを2ndダウンコンバータに送ればよくなり、回路規模を小さくできるメリットがある。

(ii) 2nd local

位相レジスタ、加算位相レジスタには、32ビットのレジスタを用いている。ローカル(SINE/COSINE)信号は15レベル近似で表され、位相レジスタの上位6ビットとSINE/COSINEルックアップテーブルとの関連を図10中に示す。

この方式では、図2の原理から明らかなように符号を一か所変更することで、ダウンコンバータをアップコンバータにも変更可能である。デジ

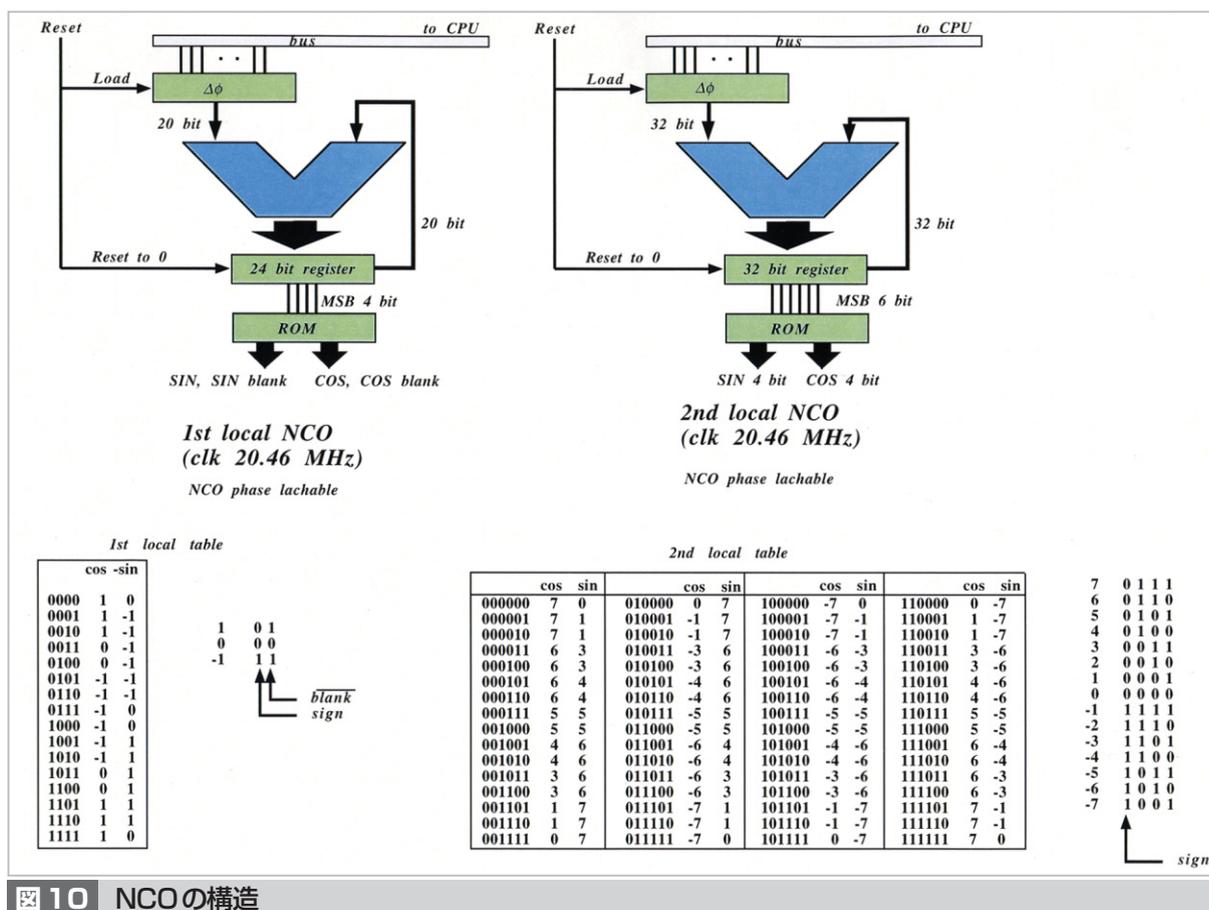


図10 NCOの構造

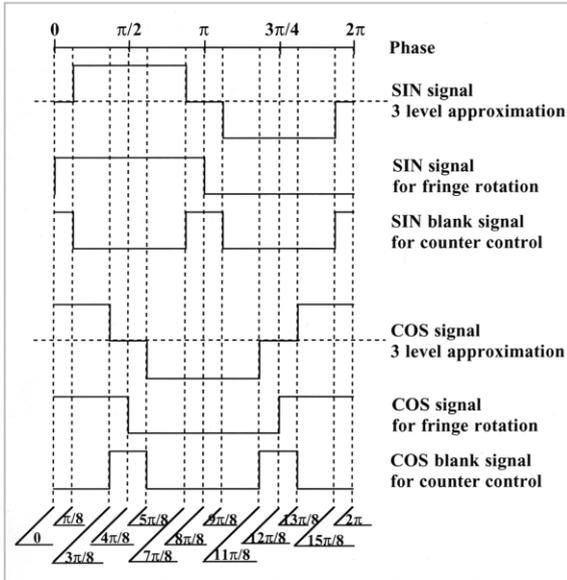


図 11 3レベル近似

タルIRMにおいて、源信号：1st Local：2nd Localの周波数比を512:500:5にした場合をシミュレートした図を図12に示す。それぞれ源信号1ビット2レベル、1st Local2ビット3レベル、2nd Local4ビット15レベルの信号を用いた。上の二つは、1段目のIRM周波数変換の結果(I：in-phase、Q：quadrature成分)であり、3レベルで

の出力となっている。下の二つは2段目のIRM周波数変換の結果を示したもので、イメージの折り返しの出やすい周波数でのシミュレーションとしてあるのが、レベルの抑えられたイメージ周波成分が低周波の中に乗っている。本来は、この出力後に簡単なFIRフィルタを通すのが望ましい。

3.2.2 相関積分カウンタ

24ビットのUp/Downカウンタにより構成される。Typical, 1/2 bit lead, 1/2 bit lagの3種類のデータそれぞれにSIN成分、COS成分のカウンタが用意されている。Up/Downカウンタの制御は、逆拡散(相関演算)結果5ビットのMSB符号ビットにより行われる。この値は、積分時間ごとにラッチされCPUにより読み出される。ラッチ終了時積分カウンタはリセットされる。TypicalのI,Q成分各々のSIN成分、COS成分よりATANを計算することにより位相差を計算でき、Costas loop第3掛け算器と同一動作をCPU上で行うことができる。

なお、これらの回路は、同期方式、非同期方式の両者に対応可能であり、解析側の要求で

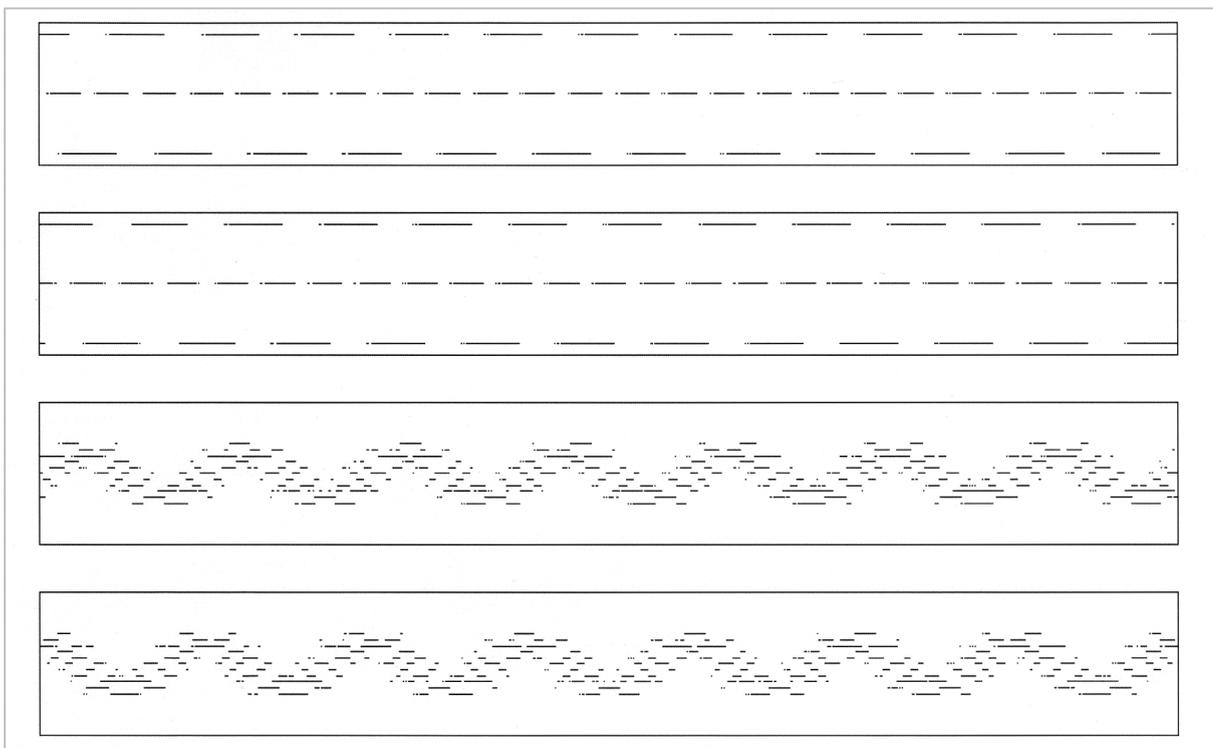


図 12 IRM方式シミュレーション図

ちらをとるか決定される。また、制御ソフトウェア、FPGAの地上からの書き換えも考慮した。

4 謝辞

本研究において、実際の装置製作を行っていたいただいたコスモリサーチ社の広島さんに感謝いたします。

参考文献

- 1 高橋靖宏ほか，“TCE-高周波部”，本特集。
- 2 高橋靖宏，今江理人，木内等，細川瑞彦，相田正則，後藤忠広，“ETS-VIII搭載用高精度時刻比較装置による実験計画”，電子情報通信学会論文誌B，Vol.184B，No.12，pp.2101-2107，2001.12.
- 3 J.H.VanVleck, and D.Middleton, "The spectrum of clipped noise", Proc. IEEE, Vol.54, No.1, pp.2-19, 1966.



木内 等

無線通信部門光宇宙通信グループ主任
研究員 博士(工学)
電波干渉計、空間光伝送



今江理人

電磁波計測部門時間周波数計測グループ
リーダー
周波数標準、特に高精度時刻比較

高橋靖宏

電磁波計測部門時間周波数計測グループ
主任研究員
衛星通信、衛星測位システム



後藤忠広

電磁波計測部門時間周波数計測グループ
研究員
GPS時刻比較

中川史充

電磁波計測部門時間周波数計測グループ
専攻研究員 博士(理学)
衛星測位、衛星時刻比較

藤枝美穂

電磁波計測部門時間周波数計測グループ
専攻研究員 博士(理学)
衛星測位、衛星時刻比較



細川瑞彦

電磁波計測部門原子周波数標準グループ
リーダー 理学博士
原子周波数標準、時空計測

