

3.6.5 未来 ICT 研究所 グリーン ICT デバイス先端開発センター

先端開発センター長 東脇正高 ほか 6 名

社会に大きな変革をもたらす先端的電子デバイスの研究開発

【概要】

現在、我々の日常生活は、半導体エレクトロニクス機器無しでは成り立たないと言っても過言ではない。その結果、絶えることのない高度情報化の要求から、大容量データを高速に伝送する技術が必要になると同時に、そのエレクトロニクス機器全般における省電力・省エネ化が必須となっている。本センターでは、新半導体材料の開拓に積極的に取り組み、その優れた材料特性を活かした新機能先端的電子デバイス（トランジスタ、ダイオード）を開発し、近い将来社会に大きな変革をもたらすことを目標としている。

平成 25 年 12 月に発足した本センターは、現在新ワイドバンドギャップ半導体酸化ガリウム (Ga_2O_3) を材料とするトランジスタの研究開発をメインテーマとして活動している。本研究開発においては、NICT 自主研究だけにとどまらず、多くの大学・企業との連携を推進しており、オールジャパン共同研究開発に取り組んでいる。また、研究開発から生じる知見に対する知的財産に関しても、戦略的かつ効率的な取得を目指して活動している。

【平成 25 年度の成果】

平成 25 年度の最も大きな成果は、 Ga_2O_3 MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor) の作製およびその動作実証に成功したことである。これは、以下に記述する Si イオン注入ドーピングプロセス技術を本年度新たに開発し、その後昨年度までに未来 ICT 研究所にて開発済みのプロセス技術と組み合わせたことによる。

(1) Si イオン注入ドーピングプロセス技術

主に、 Ga_2O_3 上に低抵抗オーミック電極を作製することを目的として、Si イオン注入ドーピング技術を開発した。ここで紹介する実験では、Fe ドープ半絶縁 Ga_2O_3 (010) 基板の上に、厚さ 150 nm のアンドープ Ga_2O_3 膜を分子線エピタキシー (MBE) 成長したエピ基板を用いた。なお、MBE アンドープ Ga_2O_3 膜は高抵抗である。基板の表面全面に Si 多段イオン注入を行い、深さ 150 nm のボックスプロファイルを形成した。注入領域の平均 Si 濃度は $1 \times 10^{19} \sim 1 \times 10^{20} \text{ cm}^{-3}$ とした。注入後の活性化アニール温度は $700 \sim 1100^\circ\text{C}$ 、アニール時間は 30 min、アニール雰囲気は窒素ガスとした。実効キャリア濃度 ($N_d - N_a$) は、電解液容量-電圧 (C-V) 測定法を用いて評価した。また、注入した Si の活性化アニール後、基板表面に Ti/Au 電極を蒸着、リフトオフして円形 TLM パターンを作製した。最後に、窒素ガス雰囲気中で 450°C 、1 分間の電極アニール処理を行った。

図 1 に、活性化アニール温度と $N_d - N_a$ の関係を示す。Si 注入濃度が $5 \times 10^{19} \text{ cm}^{-3}$ 以下の試料は、アニール温度 $700 \sim 800^\circ\text{C}$ で $N_d - N_a$ が急激に増加し、 $900 \sim 1000^\circ\text{C}$ で飽和した。アニール温度 1000°C では、60 ~ 80% という高い活性化率が得られている。このように、 1000°C 以下という比較的低温でのアニールにもかかわらず高い活性化率が得られていることは、今後の Ga_2O_3 デバイス開発において非常に有用であり、大きなブレイクスルーと言える。

図 2 は、MBE アンドープ Ga_2O_3 膜へ Si を注入した試料における、注入濃度とコンタクト抵抗の関係を示したものである。活性化アニール温度は 950°C とした。全ての試料において、良好なオーミックコンタクトの作製に成功している。Si 注入濃度 $5 \times 10^{19} \text{ cm}^{-3}$ の試料においては、コンタクト比抵抗 $4.6 \times 10^{-6} \Omega \text{ cm}^2$ と良好な特性が得られた。この値は、種々の化合物半導体上に形成された一般的な合金電極のコンタクト抵抗とほぼ同程度であり、実用上も十分に小さな値である。本 Si イオン注入ドーピングプロセスの開発に成功したことにより、長らく懸案であった Ga_2O_3 膜への良好なオーミック電極の作製に目処が付いた。

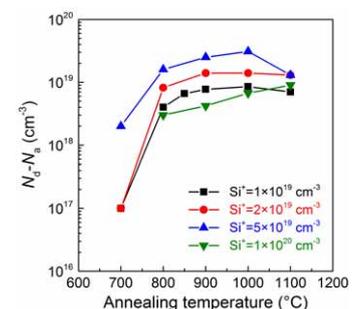


図 1 $N_d - N_a$ とアニール温度の関係

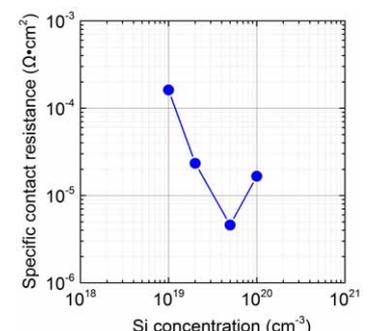


図 2 コンタクト抵抗と Si 注入濃度の関係

(2) MBE 成長した Sn ドープ Ga₂O₃ チャンネルを有する Ga₂O₃ MOSFET

前述(1)にて紹介した Si イオン注入ドーピングプロセス技術と、昨年度までに開発済みプロセス技術とを組み合わせ、ディプレッションモード Ga₂O₃ MOSFET を試作し、そのデバイス特性評価を行った。

図 3 (a)、(b)に、それぞれ作製した Ga₂O₃ MOSFET 構造の断面模式図および光学顕微鏡写真を示す。厚さ 300 nm の n 型 Sn ドープ Ga₂O₃ チャンネル層は、Fe ドープ半絶縁 Ga₂O₃ 基板上に MBE により成長した。また、上述のように、高濃度 Si イオン注入ドーピングをソース・ドレイン電極下に選択的に施すことで、課題であったオーミックコンタクト抵抗を大幅に減少した。また、Al₂O₃ ゲート絶縁およびパッシベーション膜の導入により、Ga₂O₃ 表面リーク電流を大幅に低減することにも成功した。図 3 (c)に、Ga₂O₃ MOSFET の DC 出力特性を示す。ドレイン電流はゲート電圧により効果的に変調されており、飽和特性、ピンチオフ特性ともに非常に良好である。最大ドレイン電流密度は 39 mA/mm である。図 3 (d)に示すトランスファ特性から分かるように、リーク電流は測定装置検出限界以下と非常に小さく、結果的にドレイン電流オン/オフ比は 10 桁を超える非常に高い値が得られた。そのうえ、シンプルなデバイス構造を採用しているにもかかわらず、オフ状態ドレイン耐圧は 370 V と非常に高い。また、動作温度 250°C までの全ての温度領域で正常に動作し、250°C においてもオン/オフ比は 4 桁と大きな値が得られた。このように、本年度開発に成功した Ga₂O₃ MOSFET のデバイス特性は、パワートランジスタとして実用上要求される性能を十分に満たすものであった。

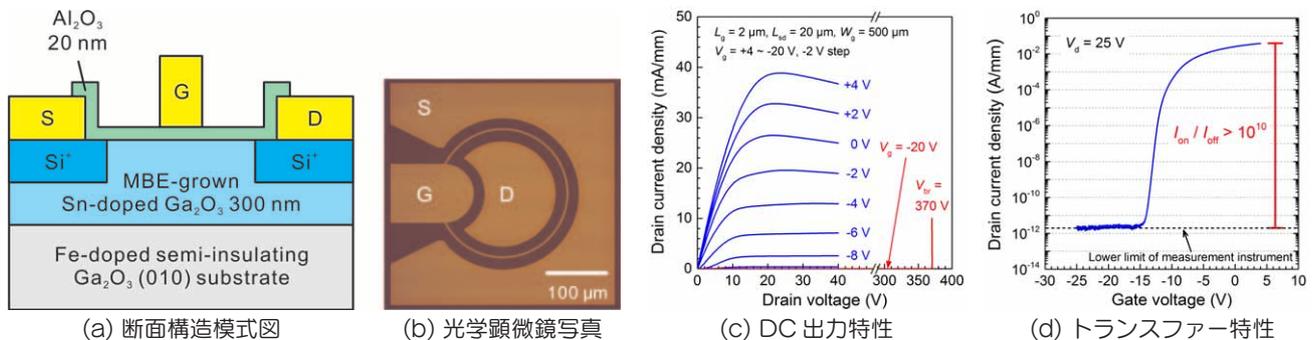


図 3 Sn ドープ Ga₂O₃ チャンネルを有する Ga₂O₃ MOSFET

(3) イオン注入による Si ドープ Ga₂O₃ チャンネルを有する Ga₂O₃ MOSFET

本試作では、上述の MBE 成長 Sn ドープ Ga₂O₃ チャンネル層に代えて、オーミックコンタクト層のみならず、チャンネル層も Si イオン注入ドーピングを用いて Ga₂O₃ MOSFET を作製し、そのデバイス特性を評価した。

デバイス構造、プロセスは、Sn ドープ Ga₂O₃ チャンネルを有する MOSFET とほぼ同じである。唯一の違いは、チャンネル層に MBE 成長したノンドープ Ga₂O₃ 層に、イオン注入により Si を $3 \times 10^{17} \text{ cm}^{-3}$ ドーピングしたものをを用いている点である。図 4 (a)、(b)に、それぞれ作製した Ga₂O₃ MOSFET の室温 DC 出力特性およびブレイクダウン特性を示す。最大ドレイン電流密度は、ゲート電圧 +6 V において 65 mA/mm、三端子オフ状態ドレイン耐圧は、ゲート電圧 -30 V で 415 V であった。図 4(c)に同デバイスのトランスファ特性を示す。ドレイン電圧 30 V において、ドレイン電流オン/オフ比は 10 桁以上と非常に大きかった。また、高温動作特性に関しても、室温から 250°C までの全ての温度において良好であった。これら全てのデバイス特性は、MBE 成長 Sn ドープ Ga₂O₃ チャンネルを用いた MOSFET と比較して、同等もしくはやや優れていた。以上の結果は、今後 Si イオン注入ドーピング技術をウェハー面内でのキャリア濃度制御に適用する、今後開発予定のさらに複雑なデバイス構造への応用を期待させるものであった。

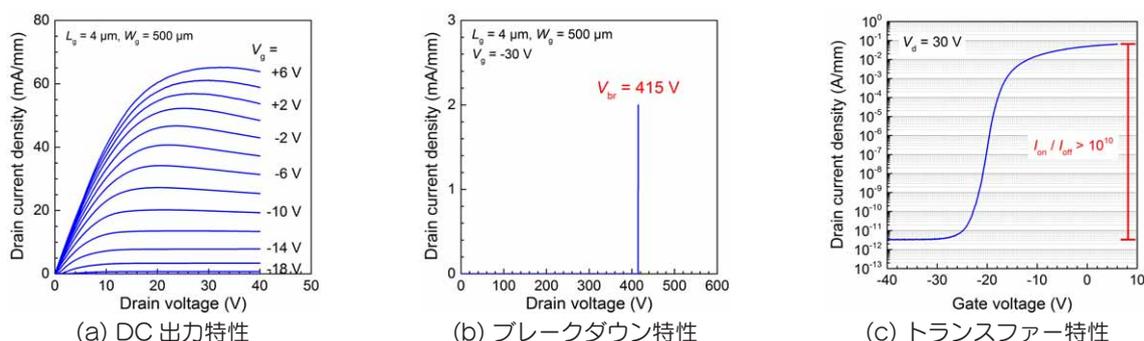


図 4 Si イオン注入ドーピング Ga₂O₃ チャンネルを有する Ga₂O₃ MOSFET