

3.6.5 未来 ICT 研究所 グリーン ICT デバイス先端開発センター

先端開発センター長(兼務) 東脇正高 ほか 8 名

社会に大きな変革をもたらす先端的電子デバイスの研究開発

【概要】

我々の日常生活における半導体エレクトロニクスの存在は、日に日にその重要度を増している。実際、身近に接するほとんどすべての家電は、半導体デバイス精密制御により動作している。その結果、絶えることなく続く高度情報化の要求を満たすための、大容量データを高速に伝送する半導体デバイス技術が必要になると同時に、そのエレクトロニクス機器全般における省電力・省エネ化もまた必須開発事項となっている。本センターでは、これら社会的要求に応えるため、新半導体材料の開拓に積極的に取り組み、その優れた材料特性を活かした新機能先端的電子デバイス(トランジスタ、ダイオード)を開発し、近い将来、社会に大きな変革をもたらすことを目標としている。

平成 25 年 12 月に発足した本センターは、現在新ワイドバンドギャップ半導体酸化ガリウム (Ga_2O_3) を材料とするトランジスタ、ダイオードといった電子デバイスの研究開発を中心テーマとして活動している。本研究開発においては、NICT 自主研究だけにとどまらず、多くの大学・企業との緊密な産学官連携を積極的に推進している。また、研究開発において生じる知的財産に関しても、戦略的かつ効率的な取得を目指して活動している。

【平成 26 年度の成果】

(1) Ga_2O_3 ショットキーバリアダイオードに関する研究開発

研究連携を行っている東京農工大学においては、将来的な Ga_2O_3 デバイスの量産化・産業化を念頭に、高スループットエピタキシャル薄膜成長手法の 1 つである、ハライド気相成長法 (Halide Vapor Phase Epitaxy: HVPE) を用いた Ga_2O_3 薄膜エピタキシャル成長技術の開発に取り組んでいる。現在に至る技術開発の進展により、得られた Ga_2O_3 膜の結晶品質、電気的特性は共に良好であることが確認されている。

続いて NICT において、 $n\text{-Ga}_2\text{O}_3$ ドリフト層を HVPE 成長したエピ基板を用いて、図 1 に示すショットキーバリアダイオード構造を作製し、そのデバイス特性を評価した。ここでは、ドーピング濃度の異なるドリフト層を有する 2 種類のデバイスの特性について紹介する。容量-電圧特性から見積もったドリフト層の実効キャリア濃度は、それぞれ $1.4 \times 10^{16} \text{ cm}^{-3}$ 、 $2.0 \times 10^{16} \text{ cm}^{-3}$ であった。図 2 (a)、(b) に、それぞれ順方向、逆方向電流密度-電圧特性を示す。実効キャリア濃度が $1.4 \times 10^{16} \text{ cm}^{-3}$ 及び $2.0 \times 10^{16} \text{ cm}^{-3}$ のデバイスの特性オン抵抗は、それぞれ $3.0 \text{ m}\Omega \cdot \text{cm}^2$ 、 $2.4 \text{ m}\Omega \cdot \text{cm}^2$ と良好な値を得た。また、図 2 (b) に示すように、両デバイスとも -500 V 程度の高い逆方向オフ耐圧が得られている。このように、順方向、逆方向ともに優れたデバイス特性を有する Ga_2O_3 ショットキーバリアダイオードを実現した。

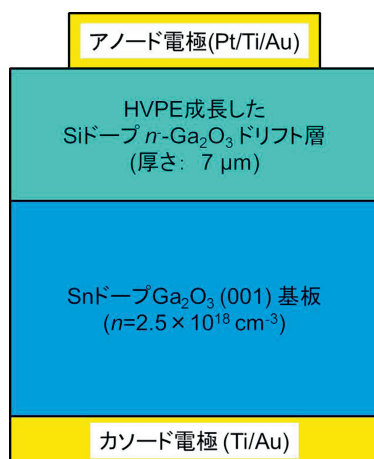


図 1 Ga_2O_3 ショットキーバリアダイオードの断面構造模式図

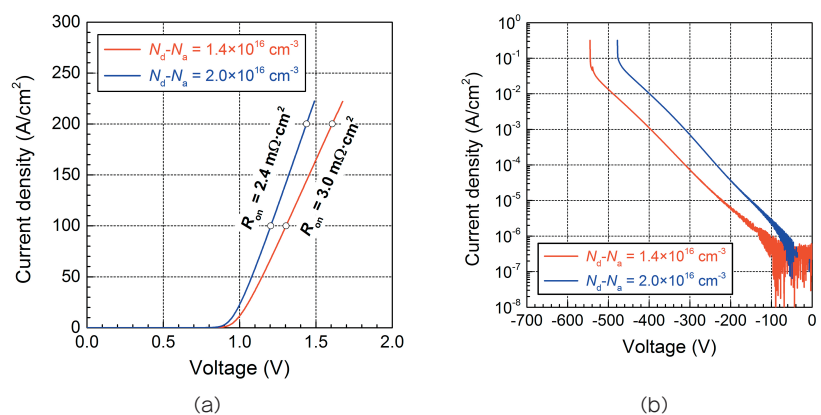


図 2 Ga_2O_3 ショットキーバリアダイオードの電流密度-電圧特性：
(a) 順方向、(b) 逆方向

(2) Ga₂O₃ トランジスタに関する研究開発

平成 26 年度は、平成 25 年度に世界に先駆けて開発に成功した Ga₂O₃ MOSFET のデバイス性能を、実用化に向けて更に高めていくために必要となるデバイスプロセス要素技術開発に注力した。

① Ga₂O₃ 上の絶縁膜堆積技術

まず、一般的な絶縁膜材料であるアルミナ (Al₂O₃) 膜を Ga₂O₃ 基板上に堆積し、そのエネルギーバンドアライメントを調査した。X 線光電子分光法、及び Au/Al₂O₃/Ga₂O₃ (010) ダイオード構造の電気的特性評価から、図 3 のバンドダイアグラムに示すように、伝導帯バンドオフセットは約 1.5 eV であることが判明した。また、Al₂O₃ 膜及び Al₂O₃/Ga₂O₃ 界面品質の Al₂O₃ 製膜条件依存性についても解析した。その結果、成膜温度が高いほど界面準位密度が減少し、良好な界面が得られることが判明した。

Al₂O₃/Ga₂O₃ 界面の伝導帯バンドオフセット値は、Ga₂O₃ デバイスの高温動作を考えた場合、若干高さ不足が否めない。そのため、新しい絶縁膜の候補として、Al₂O₃ よりも更に大きなバンドギャップを有する SiO₂ を Ga₂O₃ 基板上に堆積し、同じく X 線光電子分光によりそのバンドアライメントを評価した。その結果、図 4 に示すように、SiO₂/Ga₂O₃ 界面においては高さ 3 eV 以上の伝導帯オフセットが形成されることが分かった。このオフセット値は、Al₂O₃ の場合と異なり、Ga₂O₃ デバイスの高温動作においても全く問題のない十分な大きさである。

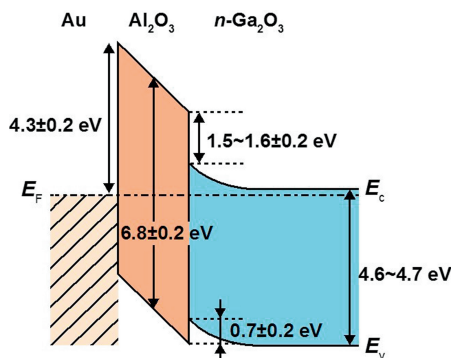


図 3 Au/Al₂O₃/Ga₂O₃ ヘテロ構造のバンドダイアグラム

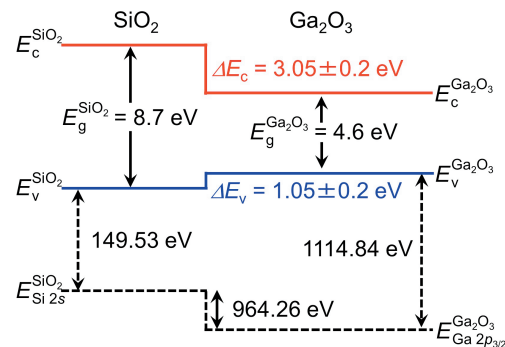


図 4 SiO₂/Ga₂O₃ ヘテロ構造のバンドダイアグラム

② 基板からチャネル層への Fe 原子拡散対策

Fe ドープ半絶縁 Ga₂O₃ 基板を用いた場合、基板からチャネル層への Fe 原子の拡散というデバイスプロセス上の問題が生じることがあることが判明した。この Fe 拡散は、Si イオン注入後の活性化アニールにおいて、注入時に Ga₂O₃ エピ膜中に生じるダメージが要因となっていることが分かっている。この問題は、Fe ドープ基板上に直接チャネル層を形成するのではなく、図 5 (c) に示すように、0.7 μm 以上の膜厚を有するアンドープ Ga₂O₃ 層を、Si イオン注入領域と基板との間に挿入することで解決できることが判明した。これは、十分な膜厚のアンドープ層の挿入により、イオン注入プロセス時に生じる結晶ダメージが、基板まで到達することを防ぐことができるためである。

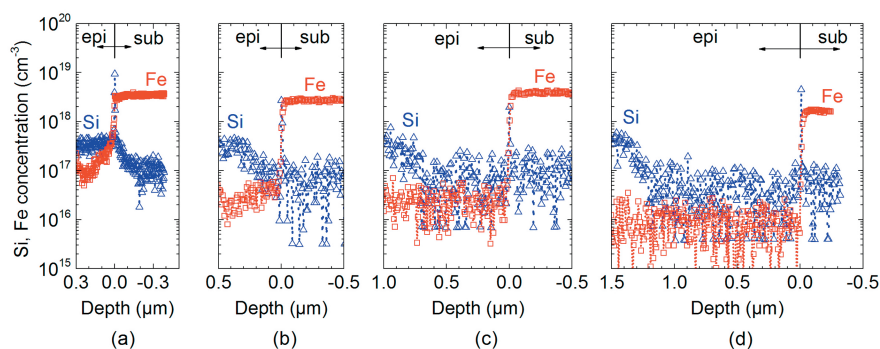


図 5 アンドープ Ga₂O₃ 膜中の Fe、Si のプロファイル：Ga₂O₃ 膜厚 (a) 0.3 μm、(b) 0.5 μm、(c) 1.0 μm、(d) 1.5 μm イオン注入プロセスにより、表面から 0.3 μm の深さまで Si 原子がドーピングされている。