

3.6.5 未来 ICT 研究所 グリーン ICT デバイス先端開発センター

センター長 東脇正高 ほか6名

社会に大きな変革をもたらす先端的電子デバイスの研究開発

【概要】

我々の日常生活における半導体エレクトロニクスの存在は、日に日にその重要度を増している。例えば、実際身近に接するほとんどすべての家電製品も、半導体デバイス精密制御により動作している。その結果、絶えることなく続く高度情報化の要求を満たすための、大容量データを高速に伝送する半導体デバイス技術が必要になると同時に、そのエレクトロニクス機器全般における省電力・省エネ化もまた必須開発事項となっている。本センターでは、これら社会的要求に応えるため、新半導体材料の開拓に積極的に取り組み、その優れた材料特性を活かした新機能先端的電子デバイス（トランジスタ、ダイオード）を開発し、近い将来、社会に大きな変革をもたらすことを目標としている。

平成 25 年 12 月に発足した本センターは、現在、新ワイドバンドギャップ半導体酸化ガリウム (Ga_2O_3) を材料とするトランジスタ、ダイオードといった電子デバイスの研究開発を中心テーマとして活動している。本研究開発においては、NICT 自主研究だけにとどまらず、多くの大学・企業との緊密な産学官連携を積極的に推進している。また、研究開発において生じる知的財産についても、戦略的かつ効率的な取得を目指している。

【平成 27 年度の成果】

(1) Ga_2O_3 ショットキーバリアダイオード (SBD) に関する研究開発

研究連携を行っている東京農工大学では、将来的な Ga_2O_3 デバイスの量産化・産業化を念頭に、高スループットエピタキシャル薄膜成長手法のひとつである、ハライド気相成長法 (HVPE) を用いた、 Ga_2O_3 薄膜エピタキシャル成長技術の開発に取り組んでいる (図 1)。平成 27 年度は、電子濃度 $10^{15} \sim 10^{19} \text{ cm}^{-3}$ の広い領域での精密制御を可能にする、 n 型ドーピング技術の開発に大きな進展があった。また、成長表面に形成され、電流リークの原因となるピット (くぼみ) 発生の抑制にも成功した。これらの成果は、NICT における Ga_2O_3 SBD 開発に引き継がれた。

平成 26 年度に引き続き、耐圧向上を主な目的として、上述 n - Ga_2O_3 ドリフト層の結晶品質が向上した HVPE エピ基板を用いて SBD 構造を作製し、そのデバイス特性を評価した (図 2)。SBD のオフ耐圧に関しては、構造変更及びエピ薄膜の結晶性向上などにより、前年度の 550 V から 920 V へと改善された (図 3)。また、 Ga_2O_3 SBD のデバイス特性の温度依存性を詳細に評価、検討した結果、全てのデバイス特性が、理論計算から求められる理想値に非常に近いものであった。これらの結果は、高品質かつ面内均一性の高いショットキー界面が得られていることを示している。



図 1 Ga_2O_3 薄膜成長用 HVPE 装置の写真 (東京農工大学 熊谷研究室)

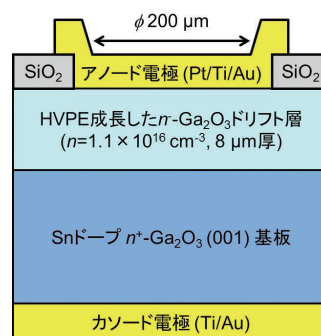


図 2 Ga_2O_3 SBD の断面模式図

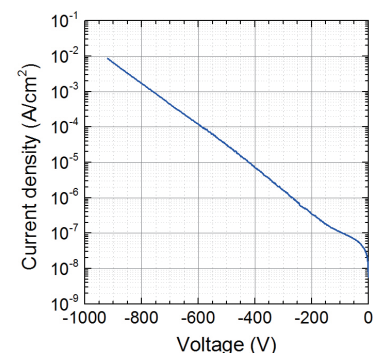


図 3 Ga_2O_3 SBD の逆方向電流 - 電圧特性

(2) Ga_2O_3 トランジスタに関する研究開発

平成 27 年度、SBD 同様に耐圧向上を主な目的として、 Ga_2O_3 フィールドプレート MOS トランジスタ (FP-MOSFET) を作製し、そのデバイス特性を評価した。デバイスシミュレーションにより得た、ゲート電極ド

レイン端付近の電界分布に関する情報を基に構造を設計し、実際に作製した Ga_2O_3 FP-MOSFET の断面模式図を図 4 に示す。作製した FP-MOSFET の室温最大ドレイン電流密度 (I_{DS}) は、ゲート電圧 (V_{GS}) +4 V で 78 mA/mm であった (図 5)。また、フィールドプレートは、設計通りゲート電極ドレイン端の電界集中を効果的に緩和し、オフ状態耐圧 755 V を記録した。この耐圧値は、以前の FP 無しの Ga_2O_3 MOSFET の 415 V 程度から大幅に改善されている。今後、更なるデバイス構造最適化とともに、 SiO_2 膜の品質向上を果たすことで、一層の耐圧向上が十分見込める。また、 300°C までのデバイス高温動作においても、何ら特性劣化を示すことなく、正常動作が確認された (図 6)。

続いて、同デバイスの DC、パルス出力特性を比較したものを図 7 に示す。デバイススタンバイ状態のドレイン電圧 (V_{DS})、 V_{GS} は、それぞれ 40 V、-36 V である。パルス $I_{\text{DS}}-V_{\text{DS}}$ 測定時、 $V_{\text{DS}}=0 \sim 40$ V でスweepし、 $V_{\text{GS}}=-36 \sim +4$ V、+4 V 刻みで変化させた。パルス幅は 100 μs 、負荷サイクルは 0.1% と設定した。パルス電流値は、DC と同等か若しくは上回っており、 GaN デバイスで一般的に観測されるようなドレイン電流コラプス (減少) の問題は全く見られていない。平成 25 年度作製した FP 無し MOSFET では、最大 40% を超えるコラプスが観測されていたことから、本デバイスでは FP 及び SiO_2 膜パッシベーションが効果的に働き、電流コラプス問題も解決したと考えられる。

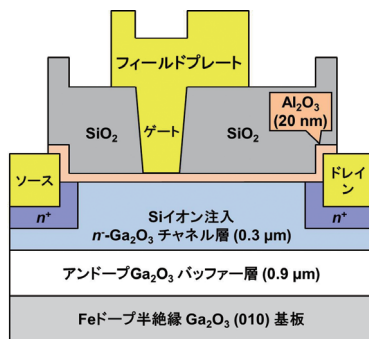


図 4 Ga_2O_3 FP-MOSFET の断面模式図

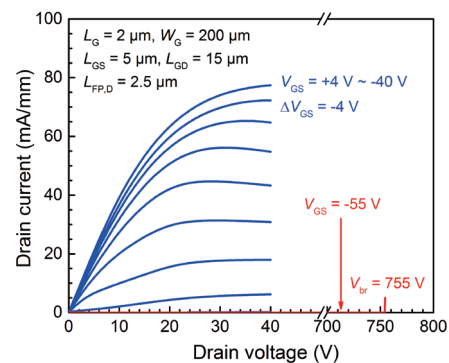


図 5 Ga_2O_3 FP-MOSFET の DC 出力特性

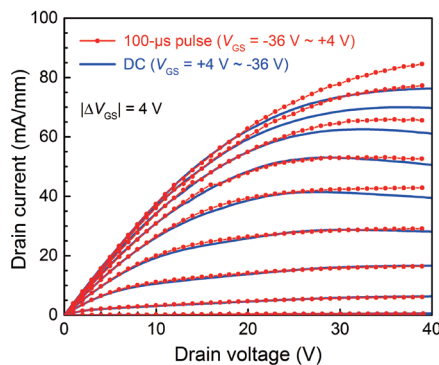


図 6 Ga_2O_3 FP-MOSFET のトランスファ特性の温度依存性

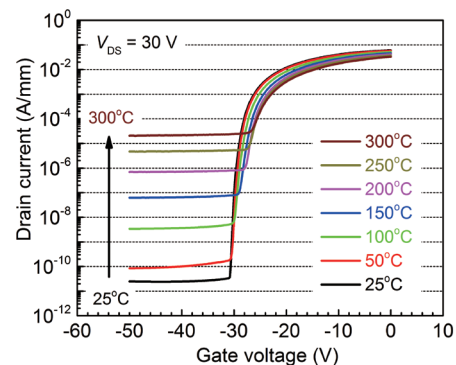


図 7 Ga_2O_3 FP-MOSFET のパルス、DC 出力特性の比較

(3) Ga_2O_3 基礎物性に関する研究

上述デバイス開発と並行して、主に大学との共同で、未知の事柄が多く残されている Ga_2O_3 基礎物性についての探索研究を行っている。平成 27 年度に得られた主な物性に関する発見としては、以下の 2 つの事柄が挙げられる。

- 1 長らく β - Ga_2O_3 に関しては、①直接遷移、間接遷移半導体のどちらか？②真のバンドギャップ値は？という 2 つの謎が存在する。これは、その複雑な価電子帯構造並びに光学遷移選択則に起因する。我々は、これまで不確定であったこれら物性に関して、① 間接遷移半導体、② 4.5 eV であるということを証明した。
- 2 Ga_2O_3 中のフォノンモード、エネルギー、異方性等のパラメーターを、分光エリプソ測定データの解析結果から抽出することに成功した。